

# **Arquitetura e Organização de Computadores**

**Gustavo Pinto Vilar**

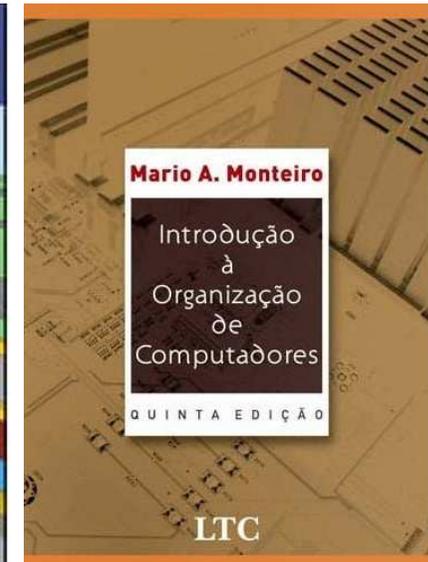
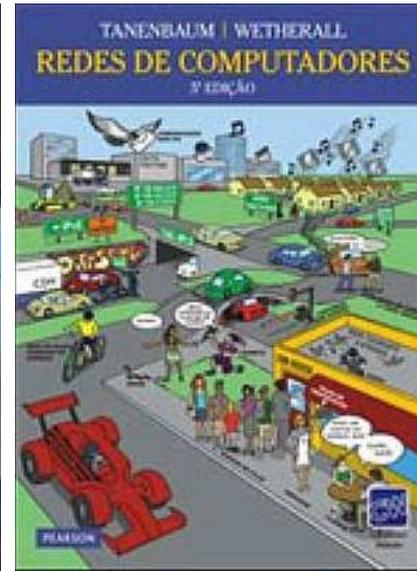
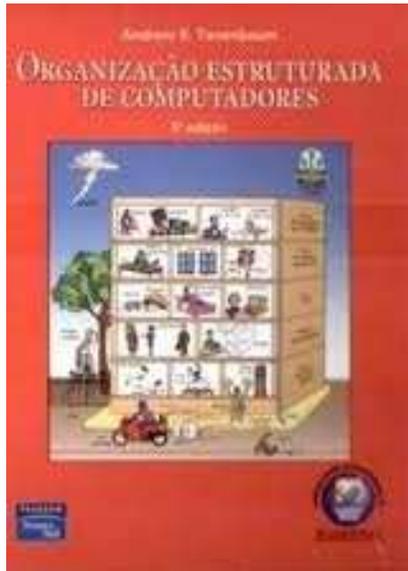
# Gustavo Vilar – Mini Currículo



- PPF / DPF – Papiloscopista Policial Federal
- Pós-Graduado em Docência do Ensino Superior – UFRJ
- Graduado em Ciência da Computação e Processamento de Dados – ASPER/PB
- Aprovações: PRF 2002, PF 2004, MPU 2010, ABIN 2010

[gustavopintovilar@gmail.com](mailto:gustavopintovilar@gmail.com)  
[p3r1t0f3d3r4l@yahoo.com.br](mailto:p3r1t0f3d3r4l@yahoo.com.br)

# Bibliografia



# Arquitetura e Organização de Computadores – Carga Horária

- 29 segmentos de vídeo, cada um com aproximadamente 20 minutos.
- Formato de vídeo de alta qualidade e no formato para iPhone
- Material em PDF para acompanhamento do conteúdo
- Intercalação entre teoria e resolução de questões
- Duração aproximada de 08:45':00''



# Conteúdo programático

1. Fundamentos - Conteúdo
2. Fundamentos - Questões
3. Mecanismos de conversão de Linguagens - Compilação e interpretação - Conteúdo
4. Mecanismos de conversão de Linguagens - Montagem, linkedição, empacotamento e carregamento - Conteúdo
5. Mecanismos de conversão de linguagens - Exercícios
6. Paralelismo em nível de instrução - Conteúdo
7. Paralelismo em nível de instrução - Questões
8. Paralelismo em nível de processamento: Multiprocessadores - Conteúdo
9. Paralelismo em nível de processamento: Multicomputadores - Conteúdo
10. Paralelismo - Questões
11. RISC x CISC - Conteúdo
12. RISC x CISC - Questões
13. Processadores - Conteúdo
14. Processadores - Questões
15. Memória - Registradores - Conteúdo
16. Memória - Registradores - Questões
17. Memória - Cache - Conteúdo
18. Memória - Principal e Secundária - Conteúdo
19. Memória - Questões (cache, principal e secundária)
20. Backup - Conteúdo
21. Backup - Questões
22. Armazenamento de dados - Conteúdo
23. Armazenamento de dados - Questões
24. RAID - Conteúdo
25. RAID - Questões
26. Noções de Barramentos - Conteúdo
27. Representações de dados - Conteúdo
28. Conversões entre bases e álgebra booleana - Conteúdo
29. Conversões entre bases e álgebra booleana - Questões

# **Arquitetura e Organização de Computadores**

**Gustavo Pinto Vilar**

# Breve Histórico

- **1847** – George Boole cria o sistema binário
- **1937** – Alan Turing cria a máquina universal ou máquina de Turing.
- **1939** – arquitetura de Von Neumann
- **Anos 40** – ENIAC, EDVAC
- **1954** – Texas Instruments lança o transistor de silício

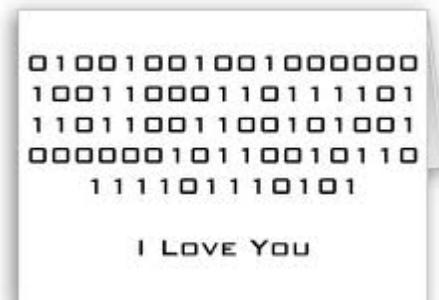
# Introdução

- Computador Digital
  - Máquina que pode resolver problemas executando uma série de instruções que lhe são fornecidas
    - Some dois números.
    - Impr “positivo” se o resultado for  $> 0$ .
    - Impr “negativo” se o resultado for  $< 0$
- Circuitos de um computador (Hardware)
  - Reconhecem e executam um conjunto limitado e simples de instruções (linguagem de máquina-binária)
  - Soma, comparação, transferência de dados de uma parte da memória para outra parte



# Introdução

- Instruções em linguagem de máquina
  - Ser simples, compatíveis com o uso da máquina, compatíveis com o desempenho requerido, ter custo e complexidade da eletrônica reduzidos
- Problema
  - A linguagem de máquina está muito distante de uma linguagem natural.
  - Complexidade do que precisa ser feito versus a simplicidade do conjunto de instruções do computador
  - Ex: Calcular trajetória de um foguete à lua



# Arquiteturas

- Von Neumann

- Apresenta um barramento externo compartilhado entre dados e endereços
- Embora apresente baixo custo, esta arquitetura apresenta desempenho limitado pelo gargalo do barramento
- Modelo Refinado: UC, ULA, memória, e/s, registradores

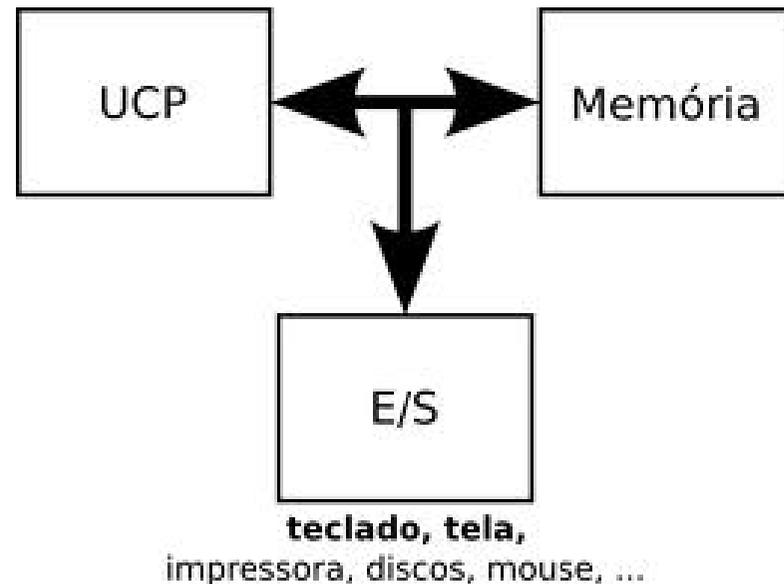
- Harvard

- Existem dois barramentos externos independentes (e normalmente também memórias independentes) para dados e endereços
- Reduz de forma sensível o gargalo de barramento, que é uma das principais barreiras de desempenho, em detrimento do encarecimento do sistema como um todo

# Arq. Von Neuman

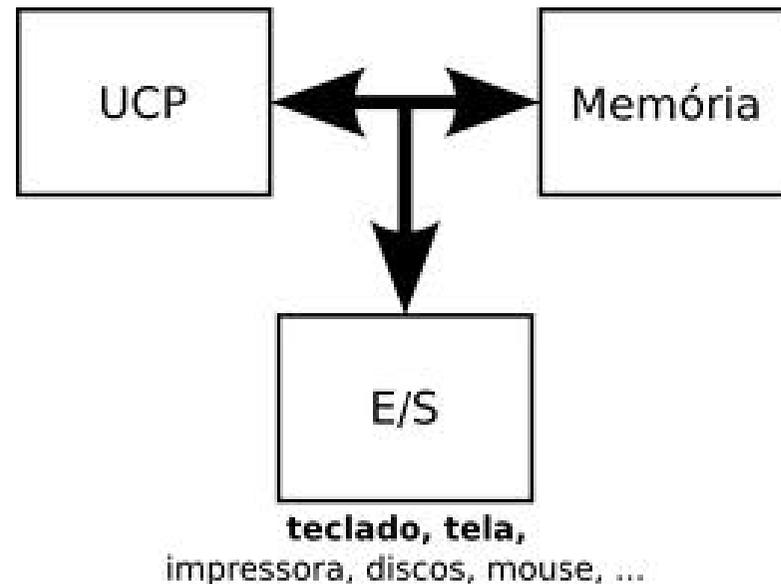
- Computadores são organizados em componentes ligados pelo barramento

- Processador (UC + ULA);
- Memória;
- Dispositivos de entrada e saída
- Registradores



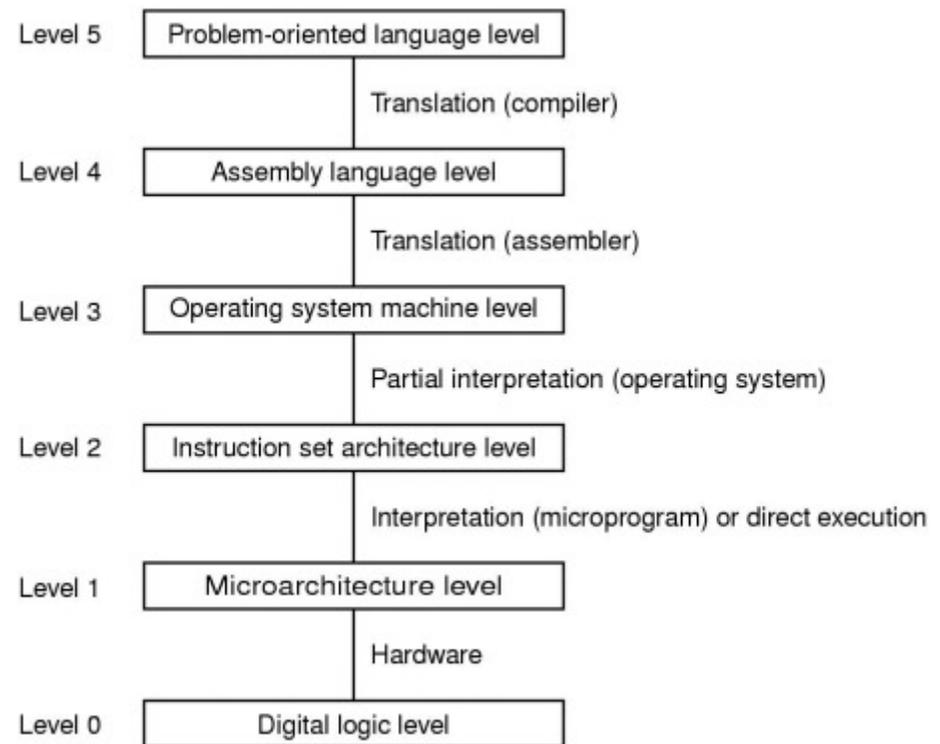
# Arq. Von Neumman

- A memória armazena dados e instruções de programas.
- A CPU é encarregada de buscar as instruções e dados da memória, executar as instruções e então armazenar os valores resultantes de volta na memória.
- Os dispositivos de entrada e dispositivos de saída possibilitam a interação com o usuário



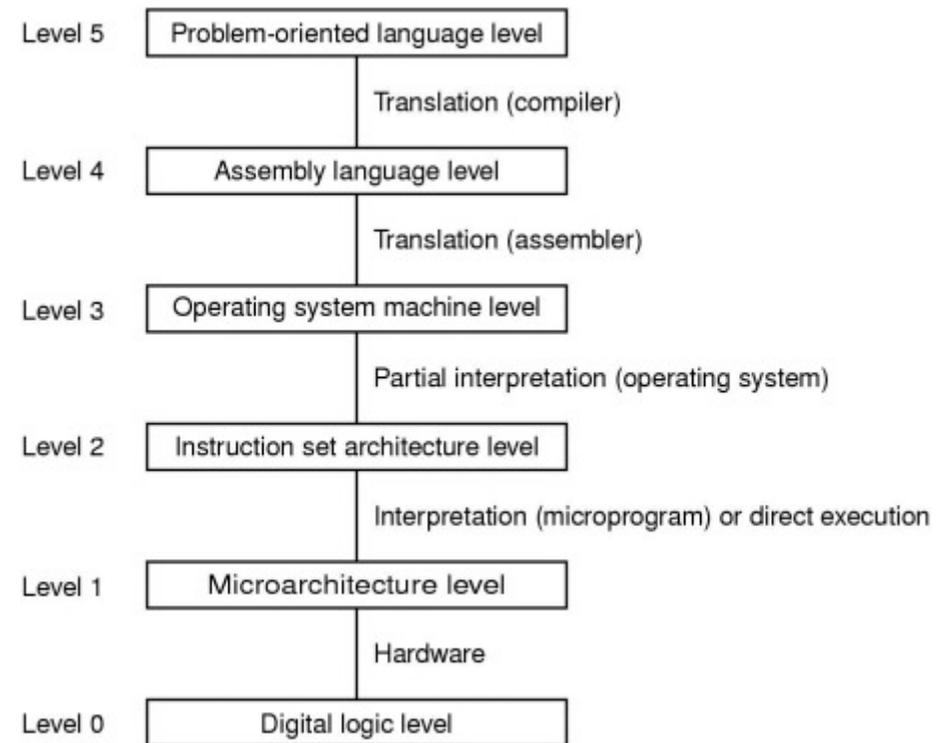
# A máquina multinível

- Pode ser vista como tendo vários níveis, cada um capaz de executar um conjunto de instruções específicas
- Cada nível possui linguagens apropriadas para descrever as instruções que nele podem ser executadas
- A maioria dos computadores possui dois ou mais níveis



# Modelo com 06 níveis

- **Nível 5:** Nível das linguagens orientadas para solução dos problemas
- **Nível 4:** Nível da linguagem do montador ou de montagem (Assembly language)
- **Nível 3:** Nível do Sistema Operacional
- **Nível 2:** Nível da Arquitetura do Conjunto de Instruções
- **Nível 1:** Nível da Microarquitetura
- **Nível 0:** Nível da Lógica Digital



# Conclusões

- Computadores são projetados como uma série de níveis, cada um deles construído em cima de seus precursores.
- Cada nível representa uma abstração distinta, com diferentes objetos e operações.
- A abstração permite ignorar detalhes irrelevantes de níveis mais baixos, reduzindo uma questão complexa a algo muito mais fácil de ser entendido
- Programador de um nível, em geral, não deve se preocupar com implementações de níveis inferiores
- Nos primeiros computadores a fronteira entre o hardware e o software era muito clara.
- Atualmente é muito difícil separar o hardware do software, pois hardware e software são equivalentes logicamente

# Exercícios



# SUSEP – ESAF 2010 – Analista Técnico - TI

1. Segundo o conceito da Máquina de Von Neumann
  - a. apenas instruções ficam armazenadas.
  - b. instruções e dados são armazenados na mesma memória.
  - c. instruções e dados são armazenados em memórias distintas.
  - d. instruções e dados não são armazenados, com vistas à otimização do uso da memória.
  - e. os dados ficam armazenados na memória, não havendo armazenamento de instruções

# TCE-SP – FCC 2010 – Suporte técnico

2. Em termos de arquitetura de computadores, é uma característica básica da arquitetura de Von Neumann:
  - a. memória de programa e memória de dados ficam separados em barramentos distintos.
  - b. todos os recursos, incluindo memória de programa, memória de dados e registradores de E/S, são conectados a CPU por meio de um único barramento de endereços e dados.
  - c. processamento sequencial, caracterizado pelo uso da técnica SIMD ( Single Instruction, Multiple Data ).
  - d. processamento paralelo, caracterizado pelo uso da técnica MIMD ( Multiple Instruction, Multiple Data ).
  - e. a coexistência de paralelismo na busca de instruções, proporcionada pelo barramento que permite o dobro de taxa de transferência.

# TJ-SE – FCC 2009 – Téc. Judiciário – Programação de Sistemas

3. A arquitetura de Von Neumann NÃO reúne o seguinte componente:

- a. memória.
- b. unidade de controle.
- c. unidade de lógica e aritmética.
- d. dispositivos de entrada e saída.
- e. barramento decimal.

# CEETEPS SP – VUNESP 2009 – Analista Técnico Administrativo - TI

4. Em um computador baseado na arquitetura \_\_\_\_\_, a Unidade Central de Processamento (UCP) pode ler uma instrução e executar um acesso de dado na memória \_\_\_\_\_, pois as buscas de instruções e os acessos aos dados utilizam \_\_\_\_\_, conseguindo o computador, dessa forma, processar um número \_\_\_\_\_ de instruções por ciclo de clock. Assinale a alternativa que completa, correta e respectivamente, as lacunas do texto.
- a. Harvard ... ao mesmo tempo ... vias distintas ... Maior
  - b. Harvard ... ao mesmo tempo ... vias distintas ... Menor
  - c. Harvard ... sequencialmente ... uma mesma via ... Menor
  - d. Von Neumann ... ao mesmo tempo ... vias distintas ... Maior
  - e. Von Neumann ... sequencialmente ... vias distintas ... menor

# IMBEL – CETRO 2008 – Engenheiro – Processamento Digital de Sinais

5. A arquitetura de Harvard prevê um projeto que utiliza:
- a. Uma única cache para guardar dados.
  - b. Cache unificada.
  - c. Uma única cache para guardar instruções.
  - d. Uma cache para dados e outra para instruções.
  - e. Uma cache para dados e a memória principal para instruções.

# TRT 4– FCC 2011– Téc. Judiciário – TI

6. A arquitetura básica de um computador Von Neumann:

- a. Client/Server.
- b. Processador/Memória/Dispositivos de Entrada e Saída.
- c. TCP/IP.
- d. Sistema Operacional/Aplicativos/Bancos de Dados.
- e. Hardware/Aplicativos/Usuário.

# Gabarito

1. B

2. B

3. E

4. A

5. D

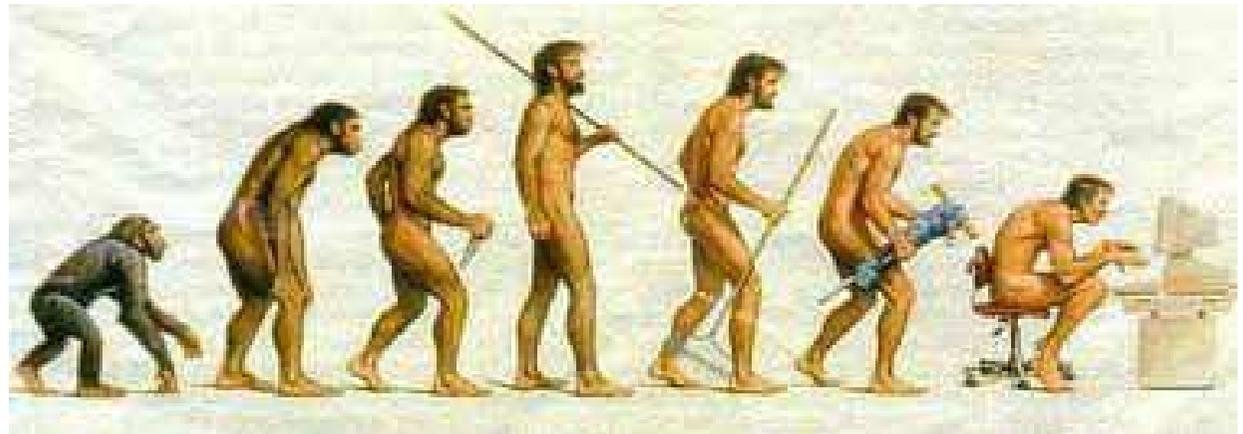
6. B

**Arq e org de computadores –**  
Mecanismos de Conversões de linguagens

Gustavo Pinto Vilar

# Contexto

- Código fonte (macros)
  - Pré-processador
- Código fonte (macros expandidas)
  - Compilador
- Assembly
  - Montador
- Objeto
  - Linkeditor
- Executável



# Pré processadores

- Tratamento pré-compilação
- Faz expansão de macros
- Dificuldade operacional - Manter o registro das linhas originais para que o compilador gere mensagens significativas
- Uso mais conhecido - Linguagem C
  - Nem toda linguagem suporta pré-processamento



# Compilação

- Cada instrução de L1 é substituída por um conjunto de instruções equivalentes de L0
- Processador executa programa em L0
- Todo programa em L0 é carregado em memória e é executado
- **Programa pode ser traduzido uma única vez e executado várias vezes**



# Compiladores

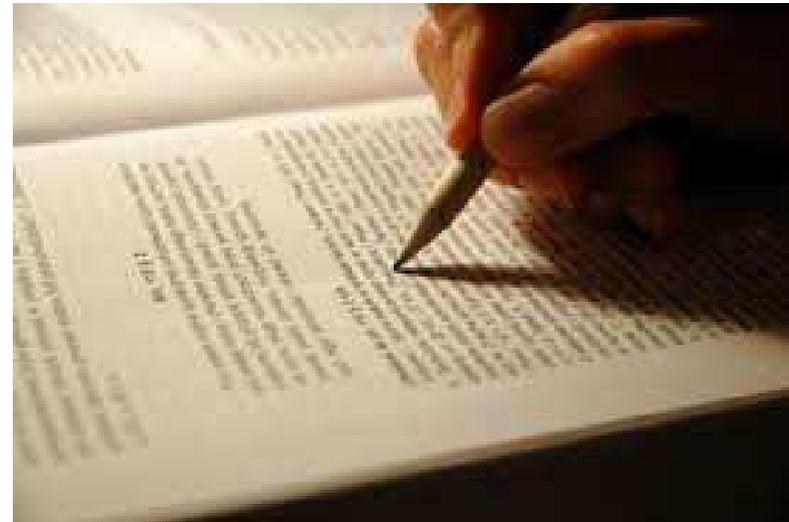
- Recebem entrada em alto nível
- Traduzem todo código para execução posterior
- Conversão e a execução ocorrem em fases distintas
- Cada instrução do código fonte pode gerar várias instruções de máquina

# Compiladores - Fases

- Análise (divide o programa fonte nas partes constituintes e cria uma representação intermediária dos mesmos)
  - Léxica (tokens)
  - Sintática (árvore sintática)
  - Semântica (incoerências semânticas)
- Síntese (constrói o programa alvo desejado a partir da representação intermediária)
  - Geração de código intermediário
  - Otimização do código
  - Geração do código

# Interpretação

- Cada instrução de L1 é substituída por um conjunto de instruções equivalentes de L0
- Processador executa uma instrução de L1 (transformada para L0) antes de executar próxima instrução
- Cada instrução de L1, transformada para L0, é carregada na memória e executada
- Não é criado um programa em L0. Programa deve ser novamente interpretado para ser executado



# Interpretadores

- Conversor on-line (incremental), onde a tradução e a execução das instruções ocorrem passo a passo, a cada instrução
- Execução simultânea à leitura, logo após a análise
- Recebem como entrada arquivos texto contendo programas em linguagem assembly, linguagem de alto nível, arquivos binários com instruções de máquina e os executam diretamente
- OBS: Processadores são interpretadores implementados em hardware

# Implementação Híbrida



- Mescla compilação com interpretação
- Programas fonte são traduzidos para uma linguagem intermediária que é interpretada
- Tem maior portabilidade que uma linguagem compilada
- São mais rápidas que uma linguagem interpretada
- Ex: Bytecode Java

# Comparativo

## Compilação

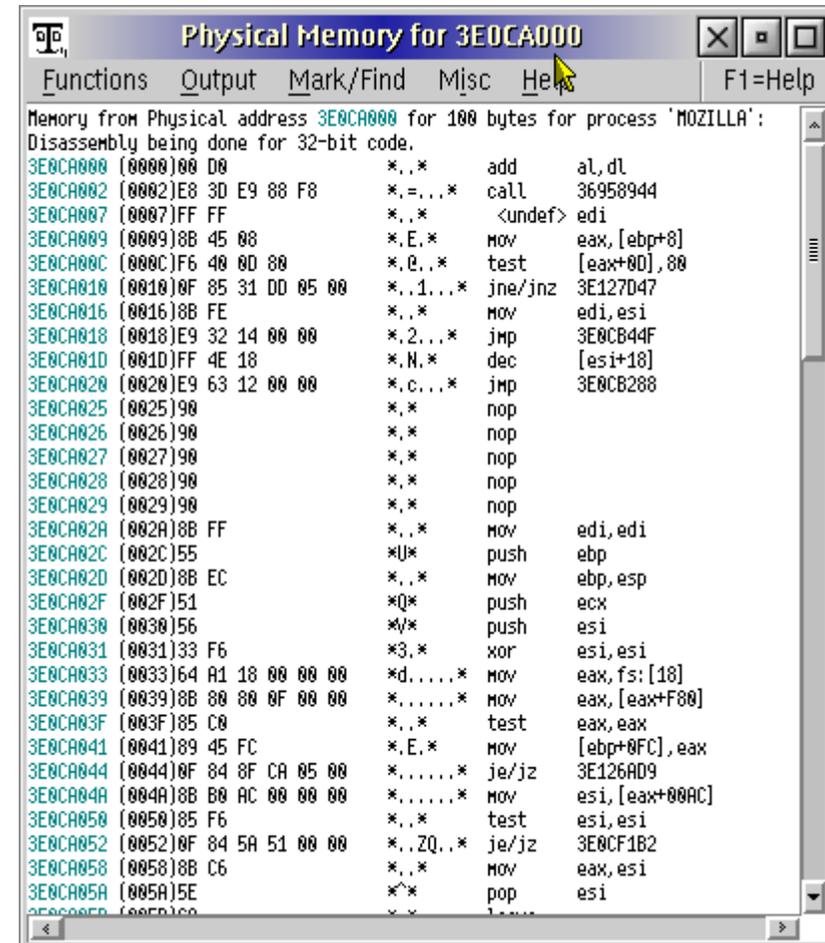
- Programas são traduzidos para linguagem de máquina e são executados diretamente no computador
- Envolve dois processos distintos: Tradução (compilação) e Execução
- Não existe acesso ao programa fonte na execução

## Interpretação

- O interpretador “executa” diretamente as instruções do programa fonte, sem traduzir para linguagem de máquina
- Execução mais lenta, devido ao passo de decodificação da instrução de alto nível
- tem acesso ao programa fonte, para depuração ou mesmo para alterar o código sendo executado

# Montadores

- Tradução de uma linguagem de montagem (assembly) para código de máquina.
- Em geral, não pode ser executado diretamente pela máquina, por conter referências a sub-rotinas e dados especificados em outros arquivos
- Relação 1:1 com a linguagem de máquina
- É dependente da arquitetura da máquina
- Uso de comandos - Endereçamento simbólico
- Programação difícil - Esforço 5x maior
- Maior performance
  - 33% mais rápida
  - Solução crítica de sucesso



```
Physical Memory for 3E0CA000
Functions Output Mark/Find Misc Help F1=Help
Memory from Physical address 3E0CA000 for 100 bytes for process 'MOZILLA':
Disassembly being done for 32-bit code.
3E0CA000 (0000)00 D0      *,,*      add    al,dl
3E0CA002 (0002)E8 3D E9 88 F8  *,=...*   call   36958944
3E0CA007 (0007)FF FF      *,,*      <undef> edi
3E0CA009 (0009)8B 45 08      *,E.*    mov    eax,[ebp+8]
3E0CA00C (000C)F6 40 00 80      *,0.*    test   [eax+00],80
3E0CA010 (0010)0F 85 31 D0 05 00  *,.1...*  jne/jnz 3E127047
3E0CA016 (0016)8B FE      *,,*    mov    edi,esi
3E0CA018 (0018)E9 32 14 00 00      *,2...*  jmp    3E0CB44F
3E0CA01D (001D)FF 4E 18      *,N.*    dec   [esi+18]
3E0CA020 (0020)E9 63 12 00 00      *,c...*  jmp    3E0CB288
3E0CA025 (0025)90          *,*      nop
3E0CA026 (0026)90          *,*      nop
3E0CA027 (0027)90          *,*      nop
3E0CA028 (0028)90          *,*      nop
3E0CA029 (0029)90          *,*      nop
3E0CA02A (002A)8B FF      *,,*    mov    edi,edi
3E0CA02C (002C)55          *U*     push  ebp
3E0CA02D (002D)8B EC      *,,*    mov    ebp,esp
3E0CA02F (002F)51          *Q*     push  ecx
3E0CA030 (0030)56          *V*     push  esi
3E0CA031 (0031)33 F6      *3,*    xor   esi,esi
3E0CA033 (0033)64 A1 18 00 00 00  *,d....*  mov   eax,fs:[18]
3E0CA039 (0039)8B 80 80 80 0F 00 00  *,.....*  mov   eax,[eax+F80]
3E0CA03F (003F)85 C0      *,,*    test  eax,eax
3E0CA041 (0041)89 45 FC      *,E.*    mov   [ebp+0FC],eax
3E0CA044 (0044)0F 84 8F CA 05 00      *,.....*  je/jz 3E126AD9
3E0CA04A (004A)8B B0 AC 00 00 00      *,.....*  mov   esi,[eax+00AC]
3E0CA050 (0050)85 F6      *,,*    test  esi,esi
3E0CA052 (0052)0F 84 5A 51 00 00      *,.ZQ.*  je/jz 3E0CF1B2
3E0CA058 (0058)8B C6      *,,*    mov   eax,esi
3E0CA05A (005A)5E      *,*     pop   esi
```

# Ligadores

- Programa que liga objetos gerados por um compilador ou montador formando o executável
  - É ele quem gera o executável e não o compilador
- Recebem como entrada arquivos objetos e geram como saída o programa final em linguagem de máquina
- Gera um programa executável a partir de um ou mais arquivos objeto
- Resolução das chamadas de funções através da unificação dos objetos num único executável



# Empacotadores

- Compacta um executável e gera outro executável auto extraível
- Packer muda a assinatura do executável
- Possibilita criação de vírus com assinaturas diferentes
- Comprimem, cifram e ofuscam o executável
- Dificultam a identificação do compilador usado por ferramentas adequadas
- Impossibilita a análise estática, pois o packer é quem se torna o ator principal
- Decifragem sob demanda



# Carregadores

- Para executar um programa, um loader deve ser utilizado. O carregador é, em geral, parte do sistema operacional
- copia o arquivo em formato binário para a memória

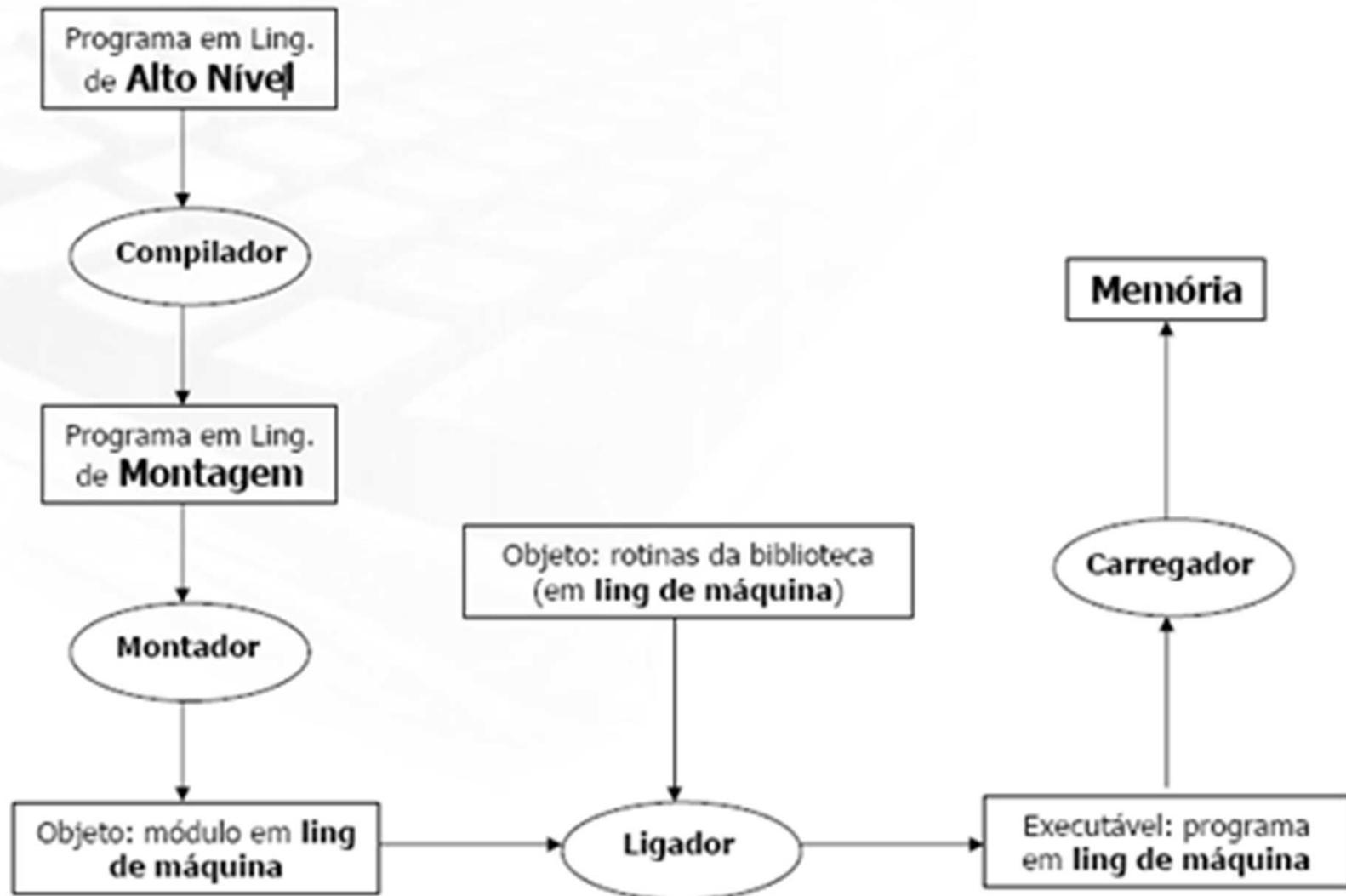


# Carregadores - Tipos

- **Binários / absolutos** - programa que usa carregadores absolutos é associado com localizações específicas de memória, e por isso deve sempre ser carregado na mesma área de memória (.COM)
- **Relocáveis** - O programa executável relocável é semelhante ao programa executável absoluto, exceto que os endereços são todos relativos a zero (não são absolutos) (.EXE)

# Esquema

## Execução de um Programa



# Exercícios



# TRT 4– FCC 2011– Téc. Judiciário – TI

1. Em relação à interpretação e compilação de programas, considere:

I. O programa é executado a partir do arquivo fonte sem que haja a necessidade de gerar um arquivo objeto e muito menos um executável.

II. Tem como resultado um arquivo objeto com códigos em linguagem de máquina.

III. O linkeditor tem como função unir diversos códigos objetos para gerar um arquivo executável.

IV. As instruções (ou blocos de instruções) do código fonte vão sendo executadas na medida em que são traduzidas.

Os itens que se referem, SOMENTE à interpretação de programas são:

a. I e IV.

b. I, III e IV.

c. II e IV.

d. II, III e IV.

e. III e IV.

# CEF– CESPE 2010 – Técnico Bancário

2. Acerca de linguagens de programação, assinale a opção correta.
- a. Compilador é um programa que traduz um código em linguagem-fonte em outro código em linguagem de máquina.
  - b. Para funcionamento correto, o programa interpretador deve ser executado sobre instruções em linguagem de baixo nível.
  - c. Programas ligadores podem produzir ligação estática ou dinâmica, sendo comum, em interpretadores de programas orientados a objeto, o uso de ligação dinâmica, o que permite apoiar a implementação de polimorfismo.
  - d. Arquivos de código executável de programas que utilizam estratégia de ligação estática apresentam necessariamente tamanho menor, quando se comparam a arquivos de código executável obtidos a partir do uso de estratégia de ligação dinâmica.
  - e. A tradução de arquivo em linguagem-fonte para arquivo em linguagem-objeto produz, inevitavelmente, código de menor portabilidade.

# SUSEP – ESAF 2010 – Analista técnico

## - TI

3. Em relação a compiladores, ligadores (linkeditores) e interpretadores, é correto afirmar que
  - a. Uma função importante do tradutor é a realocação.
  - b. O linkeditor é o utilitário responsável por carregar, na memória principal, um programa para ser executado.
  - c. O depurador é o utilitário responsável por gerar, a partir de um ou mais módulos-objeto, um único programa executável.
  - d. O linkeditor é o utilitário responsável por gerar, a partir de um ou mais módulos-objeto, um único programa executável.
  - e. A grande vantagem do uso de interpretadores é o tempo gasto na tradução de suas instruções sempre que é executado.

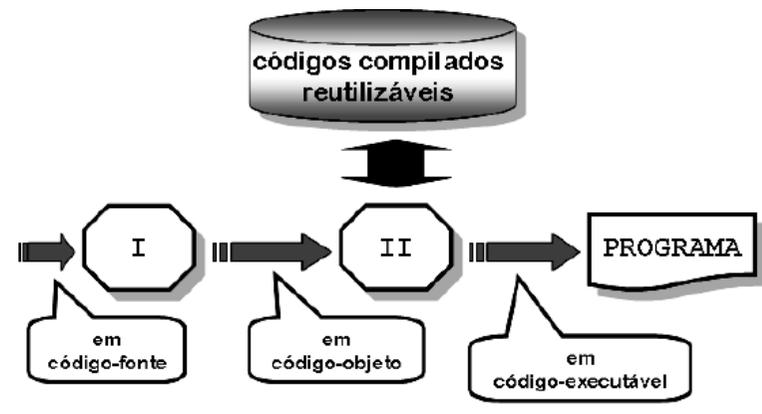
# TRT-MT – CESPE 2010 – Analista Judiciário – Análise de Sistemas

4. Durante a compilação de um código-fonte, a fase do compilador que é responsável por produzir uma sequência de tokens é a
- a. análise léxica.
  - b. análise semântica.
  - c. análise sintática.
  - d. geração de código executável.
  - e. verificação de tipos.

# MCT FINEP– CESPE 2009 – Informação e informática - Suporte

5. Com relação a compiladores, ligadores (link-editor) e interpretadores, assinale a opção correta.
  - a. Um código escrito em linguagem de máquina (assembly) deve ser compilado e ligado antes de ser executado.
  - b. A análise semântica é uma tarefa normalmente realizada pelo link-editor.
  - c. A otimização de código, feita durante a fase de análise, é uma das tarefas do compilador.
  - d. Um interpretador é classificado como um tradutor, uma vez que analisa e executa o código. O compilador, por realizar análise e síntese do código, não é considerado um tradutor.
  - e. A construção da tabela de símbolos é atividade que pode ser iniciada durante a análise léxica.

# MEC– FGV 2009 – Webdesign



6. Enquanto o bloco I refere-se à compilação, o II representa o processo de:

- tradução.
- linkedição.
- conversão.
- interpretação.
- multiplexação.

# INMETRO – CESPE 2010 – Pesq – Técnico em Metrologia e Qualidade

7. Acerca dos conceitos de software básico, julgue os itens que se seguem.

[128] Em processos de compilação, a fase de análise é dividida em duas etapas: análise sintática e análise semântica.

[129] A JVM (java virtual machine) é exemplo de tradutor.

[130] Montador é um programa de computador que realiza a conversão de uma linguagem de montagem (assembly) para código de máquina.

# METRO SP – FCC 2008 – Analista Trainee – Ciência da Computação

8. No que concerne às linguagens de montagem, considere:

- I. A linguagem de montagem é definida com base na linguagem de máquina, onde cada instrução da máquina é representada por um comando mnemônico em caractere alfanumérico.
- II. Os programas escritos nas linguagens de montagem são específicos para cada família de microprocessadores, cujas instruções costumam ser definidas pelo próprio fabricante do microprocessador.
- III. Meta-assembler monta, exclusivamente, programas para um mesmo tipo de arquitetura de processadores e tem como característica varrer o programa-fonte apenas uma vez, para gerar o código.
- IV. Os programas montadores ou *Assemblers* são ferramentas que permitem a tradução de programas fonte escritos em linguagem de montagem para programas-objeto.

É correto o que consta APENAS em:

- a. I e II.
- b. II e III.
- c. I, II, III.
- d. I, II e IV.
- e. II, III e IV.

# IPAD– CESPE 2006 – PC-PE Perito Criminal

9. Acerca dos conceitos de montadores, compiladores e interpretadores, assinale a alternativa incorreta.
- a. Programas fontes podem ser particionados em vários módulos e armazenados em arquivos separados. Neste contexto, é necessária uma ferramenta capaz de juntar estes arquivos e compor a entrada para um compilador. Tal ferramenta é referenciada como montador.
  - b. Um compilador pode ser definido como um programa que converte programas escritos em uma linguagem fonte em programas equivalentes escritos em uma linguagem alvo (normalmente assembly ou linguagem de máquina).
  - c. Em geral, o processo realizado por um compilador compreende duas partes: análise, na qual um programa fonte é processado e armazenado em uma representação intermediária, e síntese, na qual um programa na linguagem alvo é construído a partir da representação intermediária.
  - d. Tipicamente, a etapa de análise realizada por um compilador compreende 3 fases: análise léxica, análise sintática e análise semântica.
  - e. Os interpretadores, diferentemente dos compiladores, não produzem código como saída. Ao invés disto, eles próprios executam os programas fontes que lhes são fornecidos como entrada.

# TRE-SC - FAPEU 2005 – Analista Judiciário – Análise de Sistemas

10. Qual das alternativas abaixo é CORRETA com relação à velocidade de execução de um programa de computador escrito em uma linguagem de alto nível?
- a. Programas compilados em tempo de execução (por um compilador *just-in-time*) serão tão rápidos quanto programas compilados antes da execução.
  - b. Programas compilados para código nativo sempre serão mais rápidos que programas interpretados.
  - c. Programas compilados e interpretados são igualmente rápidos quando a velocidade de processamento da CPU ultrapassar um determinado patamar.
  - d. Programas compilados em plataformas diferentes sempre terão a mesma velocidade de execução.

# Gabarito

1. A

2. C

3. D

4. A

5. E

6. B

7. E, E, C

8. D

9. A

10. B

# **Arquitetura e Organização de computadores**

## **Processadores**

**Gustavo Pinto Vilar**

# CPUs - Processadores

- Circuito integrado que realiza as funções de cálculo e tomada de decisão de um computador.
- Responsável pela execução das instruções num sistema
- Subdivide-se em várias unidades
- Processo de miniaturização opera na casa dos nanômetros



# CPUs - Componentes

- UC (de instruções)
  - Decodificador
  - Temporizador
- ULA
  - Executar efetivamente as instruções dos programas
  - Possui 2 entradas e 1 saída
- MMU
  - hardware que transforma endereços virtuais em endereços físicos e administra a memória principal do computador
- Unidade de ponto flutuante



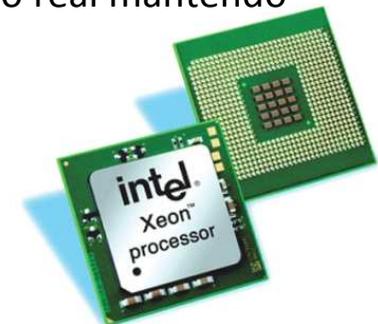
# CPUs - Componentes

- Possui barramentos
  - Dados (Dá nome à arquitetura do processador)
  - Endereços
  - Controle
  - Memória\*
- Registradores
  - PC / IC
  - IR
  - MAR / REM
  - MBR / RDM



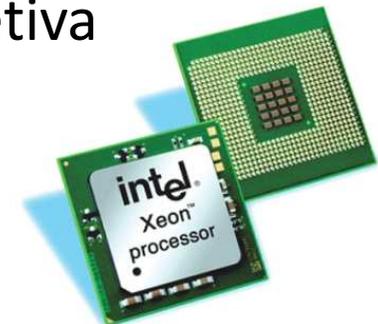
# CPUs - Modos

- Modos
  - Real
    - Instruções de 16 bits
    - conseguirá acessar somente 1 MB de memória
      - memória convencional corresponde aos primeiros 640 Kbytes
        - » Usado pelos programas + S.O. + Drivers
      - Os 384 Kbytes restantes são chamados de memória superior
        - » Cópia da BIOS
  - Protegido
    - Instruções de 32 bits
    - um programa não invade o espaço de outro como acontecia no modo real
    - Processador é capaz de reconhecer toda a RAM (4 GB) instalada no sistema, além de incorporar recursos como a multitarefa e a memória virtual em disco
    - impossível executar diretamente um programa escrito para o modo real mantendo o processador em modo protegido
  - Virtual
    - Podemos abrir quantas sessões Virtual 8086 quisermos
    - cada uma emulará um processador 8086 com 01 MB de memória
    - cada sessão destas é protegida automaticamente em memória



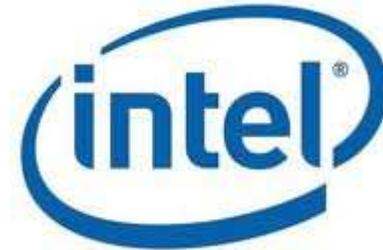
# CPUs - Performance

- Performance
  - Predição de desvios
    - Dinâmico (if-else) - Tentativa de adivinhar a próxima instrução - PC deverá apontar para ela
    - Estático (for) - Tentativa de adivinhar a próxima instrução - PC
- Execução fora de ordem
  - Antecipação de instruções independentes
  - Postergação de instruções RAW
  - Reduz-se até em 50% os ciclos de execução
- Execução especulativa
  - Execução de código independentemente da efetiva necessidade



# CPUs – Abordagem mercadológica

- Segmento básico (low-end)
  - Sempron
  - Celeron
- Segmento de servidores
  - Phenom
  - Opteron
  - Xeon (a partir do P II)
  - Itanium
- Segmento de Netbooks
  - Turion X2
  - Atom



# Plataforma Centrino

- Composta por um conjunto de componentes específicos ditados pela Intel
  - Processador
  - Chipset
  - Rede sem fio
- Geração 4 (atual)
  - Centrino Duo
  - Centrino Pro



# Linha Core

- I3
  - Núcleos / Threads: 2 / 4
  - Hyperthreading
  - Voltado para notebooks
  - Cache L1: 64 KB, L2: 256 KB, L3: 3 MB
- I5
  - Núcleos / Threads 2 / 4 ou 4 / 4
  - Hyperthreading
  - Controladoras de vídeo presentes no próprio processador, dispensando um intermediário para comunicação
  - Cache L1: 64 KB, L2: 256 KB, L3: 6 MB
- I7
  - Núcleos / Threads 4 / 8
  - Hyperthreading
  - Tecnologia de virtualização
  - Cache L1: 64 KB, L2: 256 KB, L3: 8 MB



# Exercícios



# TER AP– FCC 2011– Téc. Judiciário – Programação de Sistemas

1. Não é uma característica associada aos principais processadores atuais:
  - a. pipelining.
  - b. Hyper-Threading.
  - c. multinúcleo.
  - d. miniaturização do processo de fabricação, em 90 micrômetros.
  - e. vários níveis de memória cache.

# TRT 14– FCC 2011– Anal. Judiciário – TI

2. Também chamado de contador do programa (program counter), o apontador de instruções é um registrador que tem por função
  - a. armazenar a instrução que está sendo executada.
  - b. manter atualizado o endereço de memória da próxima instrução que deve ser executada.
  - c. armazenar códigos de condição gerados pela unidade lógica e aritmética.
  - d. indicar ao computador que sequência de microoperações ele deve realizar.
  - e. armazenar o endereço da última instrução executada.

# TRT 4– FCC 2011– Téc. Judiciário – TI

3. O processador XEON nada mais é do que um produto da família Intel/Pentium, voltado para o mercado de servidores, cujos diferenciais residem num cache maior, barramento mais rápido, reconhecimento de mais memória RAM e utilização de multiprocessamento. O primeiro XEON derivou do processador Pentium
- a. I.
  - b. II.
  - c. III.
  - d. IV.
  - e. Pro.

# DETRAN-RN – FGV 2010– Ass. Téc. – Adm BD

4. São funções realizadas pelo processador, EXCETO:
- a. Buscar a descrição da operação a ser realizada.
  - b. Chamar a instrução.
  - c. Interpretar que tipo de operação deverá ser realizada.
  - d. Localizar e buscar os dados que serão processados.
  - e. Controlar a impressão dos dados.

# Gabarito

1. D
2. B
3. B
4. E

# **Arquitetura e organização de computadores**

## **- Paralelismo de instruções**

**Gustavo Pinto Vilar**

# Pipelining



- Técnicas surgiram com o desenvolvimento da arquitetura RISC
- Mais de uma instrução executada de forma concorrente por ciclo de clock
  - Não absolutamente simultânea, mas com bastante redução de tempo
- Execução em fases (atualmente 14 é um tamanho muito usado):  
Busca, decodificação, execução, acesso à memória e gravação em registradores

# Pipelining

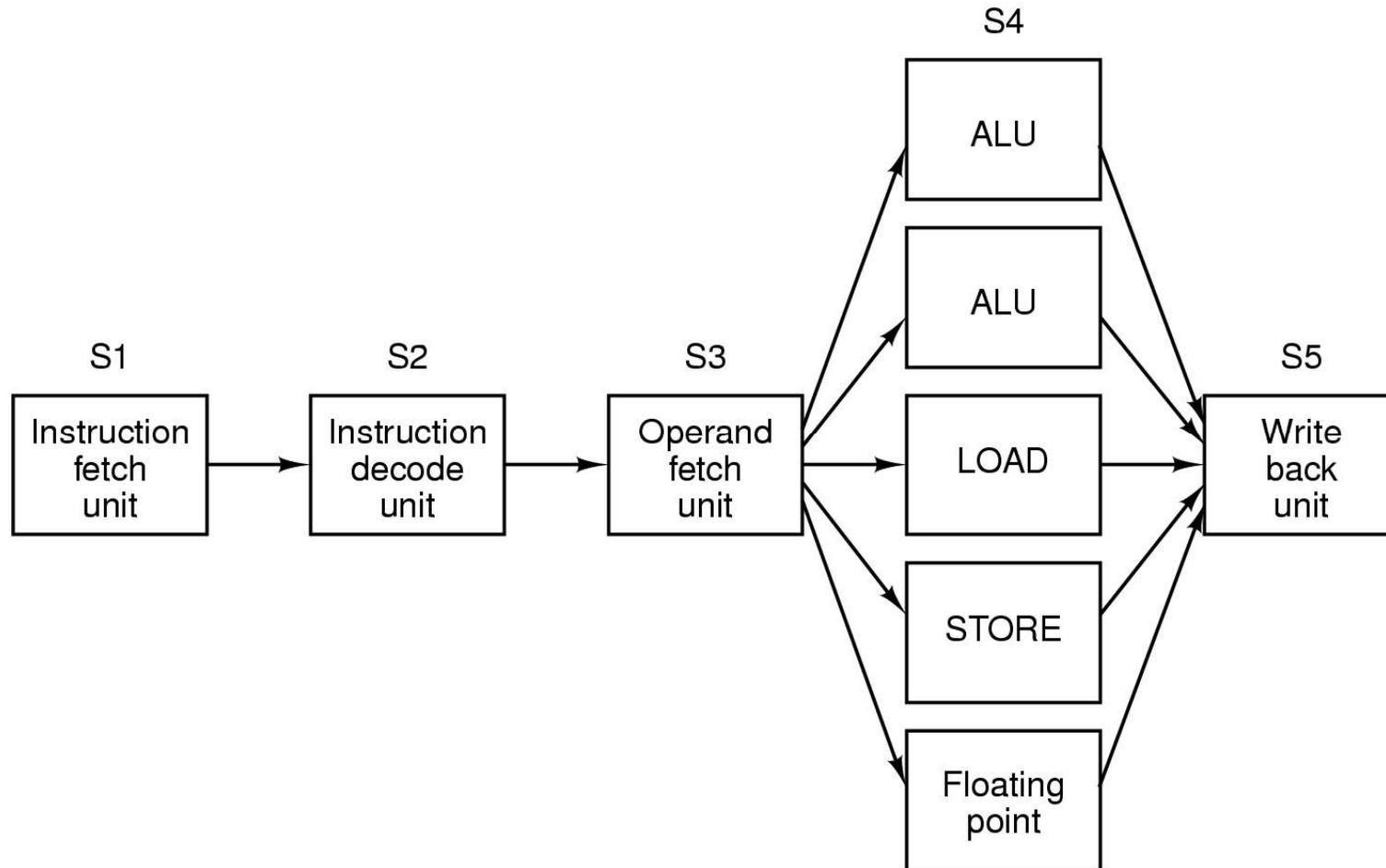
- Compara-se a uma linha de montagem industrial
  - O produto passa por vários estágios de produção
  - Produtos em vários estágios do processo de produção podem ser trabalhados simultaneamente
- Novas entradas são aceitas em uma extremidade antes que entradas previamente aceitas apareçam como saída na outra extremidade

Instr. No.	Pipeline Stage						
	IF	ID	EX	MEM	WB		
1	IF	ID	EX	MEM	WB		
2		IF	ID	EX	MEM	WB	
3			IF	ID	EX	MEM	WB
4				IF	ID	EX	MEM
5					IF	ID	EX
<b>Clock Cycle</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>

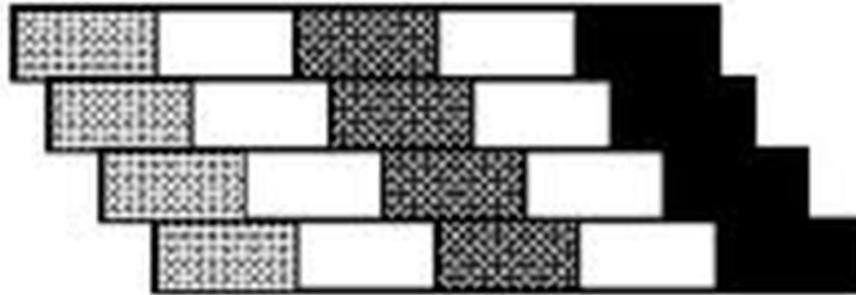
# Arquitetura Superescalar

- Otimizar o pipelining
- Processadores que executam múltiplas instruções, 4 ou 6, em um ciclo de clock
- Tem um só pipeline, mas varias unidades funcionais
- Paralelismo decidido em tempo de execução
- Mais de uma instrução por ciclo (uma para cada pipeline)

# Arquitetura Superescalar



# Superpipelining



- Otimizar o pipelining
- Em vez de duplicar o caminho de execução, cria mais estágios
- divisão de cada ciclo em 2 ( $1/2$  ciclo de relógio)
- Mais econômico do que duplicar o hardware

# Exercícios



# TRT 19 – FCC 2011 – Técnico Judiciário - TI

1. A técnica que divide a execução da instrução em muitas partes, cada uma manipulada por uma parte dedicada do hardware, e todas elas podendo ser executadas em paralelo, é conhecida como
  - a. prefetch buffer.
  - b. latência.
  - c. pipeline.
  - d. multiprocessing.
  - e. phased processing.

# AFEAM – FUNCAB 2009 – TI - Desenvolvimento de Sistemas

2. Qual é o nome da técnica usada no design de CPUs cuja idéia fundamental é dividir o processamento de uma instrução em uma série de etapas independentes?

- a. RISC.
- b. CISC.
- c. Memória Segmentada.
- d. Pipeline.
- e. Memória Randômica de Acesso Dinâmico.

# TJ-PA – FCC 2009 – Analista Judiciário – Análise de Sistemas

3. A tecnologia de hardware denominada pipeline executa, na sequência, o encadeamento dos processos em

- a. 5 estágios: busca de instruções, decodificação, execução, acesso à memória e gravação em registradores.
- b. 5 estágios: acesso à memória, busca de instruções, decodificação, gravação em registradores e execução.
- c. 4 estágios: acesso à memória, busca de instruções, decodificação e execução.
- d. 3 estágios: acesso à memória, busca de instruções e execução.
- e. 3 estágios: busca de instruções, execução e acesso à memória.

# SEAP PR – UEL 2005 – Analista de Sistemas

## 4. Sobre as arquiteturas modernas de computadores, é correto afirmar:

- a. O processamento em pipeline divide a execução das instruções em várias partes (estágios), cada uma das quais tratada por um hardware dedicado exclusivamente a ela.
- b. O processamento superescalar utiliza vários processadores em paralelo para diminuir o tempo de execução de um programa.
- c. Os processadores da linha x86 fabricados pela Intel, a partir do 80486, são considerados processadores CISC (*Complex Instruction Set Computer*) puros.
- d. A arquitetura RISC (*Reduced Instruction Set Computer*) busca aumentar a performance de execução dos programas simplificando o conjunto de instruções. Como esse é menor, um processador RISC tem menos registradores que um processador CISC.
- e. Sistemas de armazenamento RAID (*Redundant Array of Independent Disks*) compostos por vários discos rígidos de menor tamanho são uma alternativa mais rápida, mais confiável e mais barata do que apenas um disco rígido de grande capacidade.

# COBRA – CESPE 2004 – Assistente Técnico

5. RISC (reduced instruction set computer) é um tipo de arquitetura de microcomputador que utiliza um pequeno grupo de instruções altamente otimizadas. Considerando a arquitetura RISC, julgue os itens a seguir.
- Em um processador RISC com pipeline o número médio de ciclos de clock por instrução é maior que quatro ciclos por instrução, devido à otimização de uso da CPU por cada instrução.
  - Muitos processadores RISC empregam uma técnica denominada pipelining, que permite execuções simultâneas de partes ou estágios diferentes de várias instruções, tornando a execução das instruções mais eficiente.
  - A arquitetura RISC geralmente incorpora um grande número de registradores para diminuir a interação do processador com a memória.
  - A técnica de pipelining na arquitetura RISC só é possível devido à capacidade de o processador executar várias instruções com diferentes tempos de execução.
  - A arquitetura RISC permite operações de transferência de registrador para registrador sem permitir, entretanto, transferência de registrador para memória.

# Gabarito

1. C

2. D

3. A

4. A

5. E, C, C, E, E

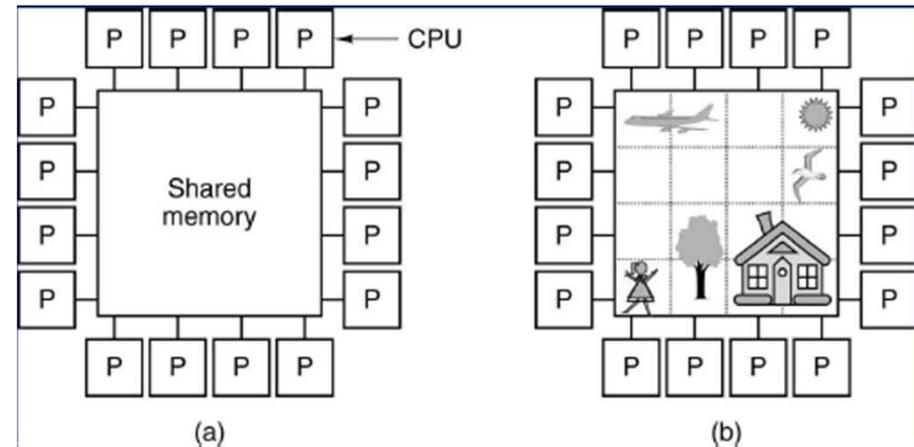
# **Arquitetura e organização de computadores**

## **- Paralelismo de processamento**

**Gustavo Pinto Vilar**

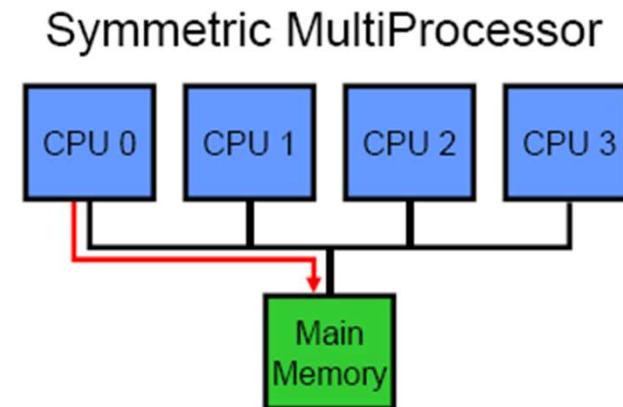
# Multiprocessadores de memória compartilhada

- 2 ou + CPUs se comunicam via memória compartilhada
- Comunicação por escrita - LOAD e STORE
- Cada CPU tem igual acesso à memória compartilhada
- 1 memória para vários processadores
- dispositivos de entrada/saída gerenciados por APENAS UM sistema operacional



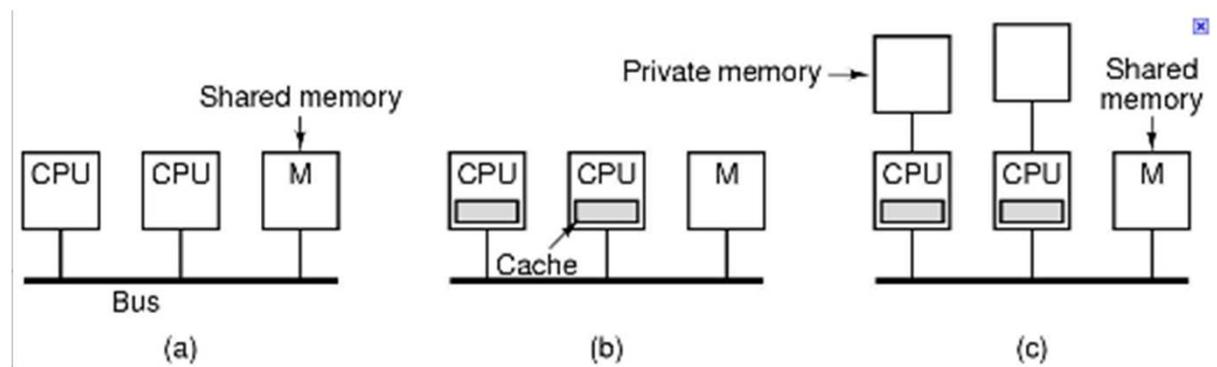
# UMA /SMP

- Também são conhecidos como multiprocessadores
- Qualquer palavra na memória é lida com igual velocidade - Uniform Memory Access



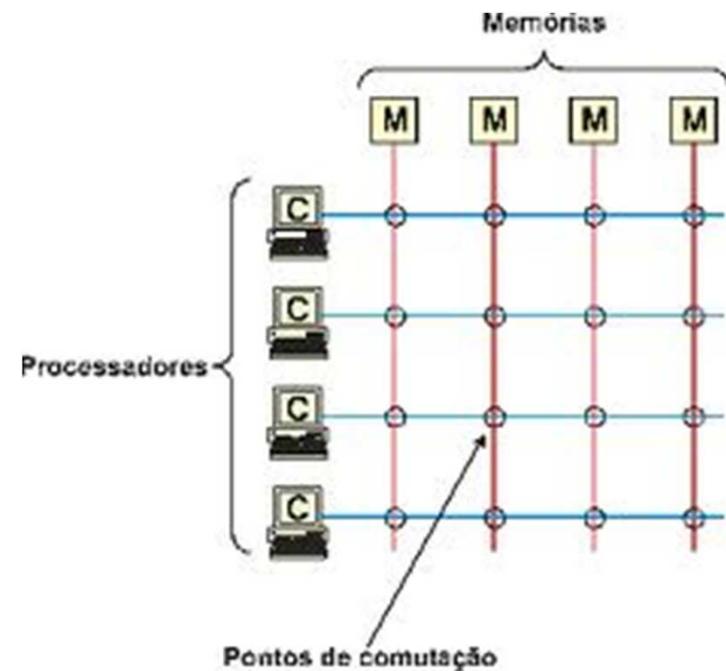
# UMA /SMP – Com base em barramento

- Utiliza um único barramento para comunicação entre os processadores e a memória RAM
- Contenção de barramento é gerenciável até certo ponto (poucas CPUs).
- Problema: Barramento compartilhado entre CPUS (gargalo)
- Ociosidade das CPUs
  - Solução 1: Cache em cada CPU (dentro ou próxima)
  - Solução 2: Cache + memória local (barramento dedicado)
  - Em todos os casos existe uma memória compartilhada de uso comum



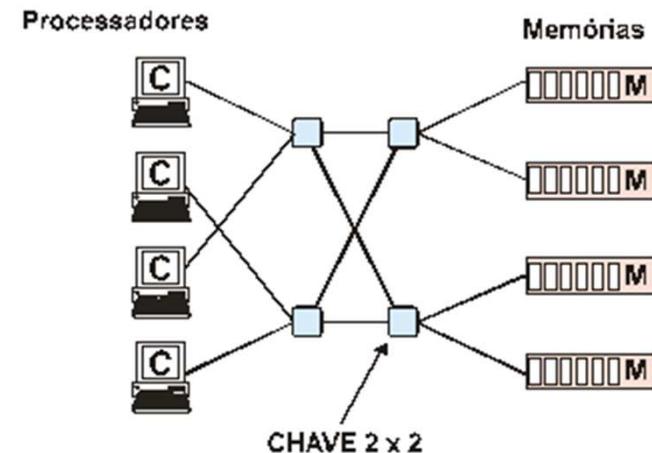
# UMA /SMP – Chave Crossbar

- Acima de 32 CPUs há necessidade de esquema de comutação diferente
- Moldes da comutação telefônica (matriz). Interseções = Crosspoint
- Rede não bloqueante: Sempre há memória disponível
- Há contenção se 2 CPUs quiserem o mesmo módulo de memória ao mesmo tempo
- Pontos de cruzamento crescem à proporção  $n^2$  (desvantagem)



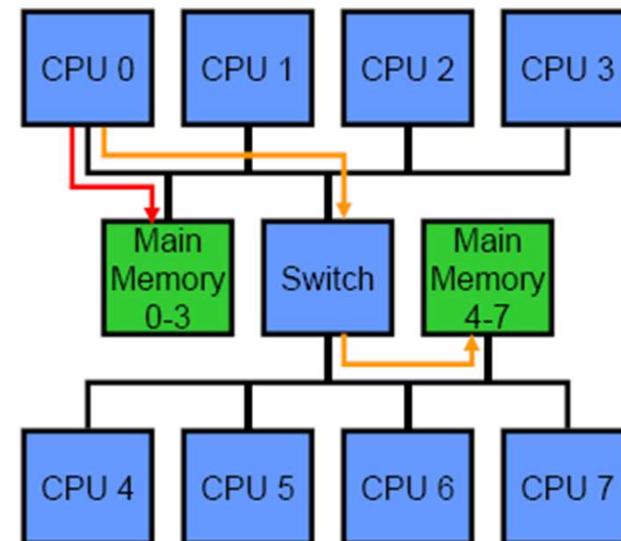
# UMA /SMP – Redes de comutação multiestágio

- Rede ômega / bloqueante
- Cada chave tem duas entrada e duas saídas reduzindo o número de comutações de  $n^2$  para  $n \log_2 n$
- Exige chaves de comutação muito rápidas e se tivermos um número de processadores muito grande as chaves de comutação se tornam um gargalo
- Modelo de escrita é chamado de embaralhamento perfeito



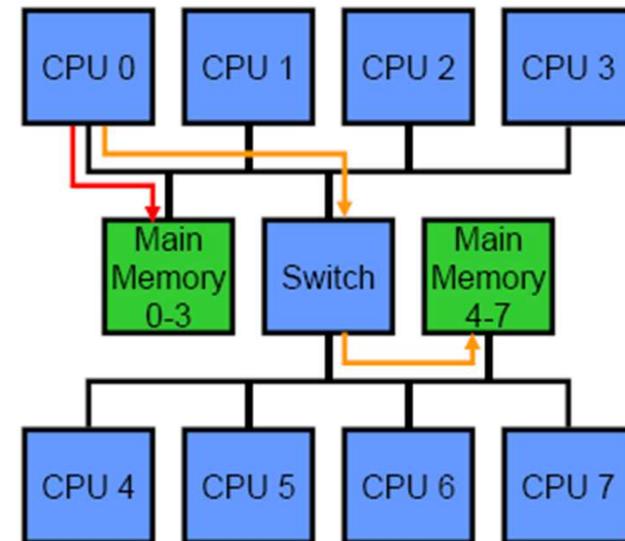
# NUMA /DSM

- Diversos conjuntos reunindo processadores e memória principal
- Cada conjunto é conectado aos outros através de uma rede de interconexão
- O tempo de acesso à memória pelos processadores varia em função da sua localização física



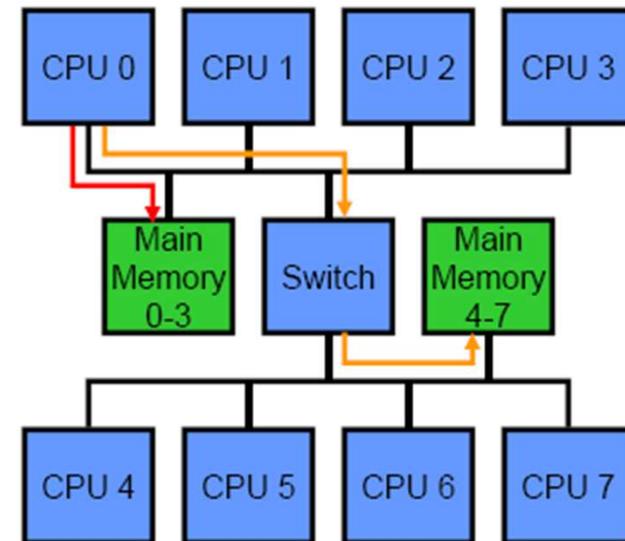
# NUMA /DSM – Características

- Características
  - Espaço de endereçamento único visível
  - Acesso a memória remota via instruções LOAD e STORE
  - Acesso à memória local é mais rápido que o acesso remoto
  - Todos programas UMA rodam em NUMA com desempenho um pouco inferior
  - CC –NUMA: Cache Coerent
  - NC – NUMA: No-cache



# NUMA /DSM – Problemas e Soluções

- Problemas
  - UMA Crossbar ou ômega são caros
  - UMA de barramento único é limitado a algumas dezenas de CPUs
- Solução
  - Interligar centenas de CPUs = NUMA



# Multiprocessamento – Tipos de SO

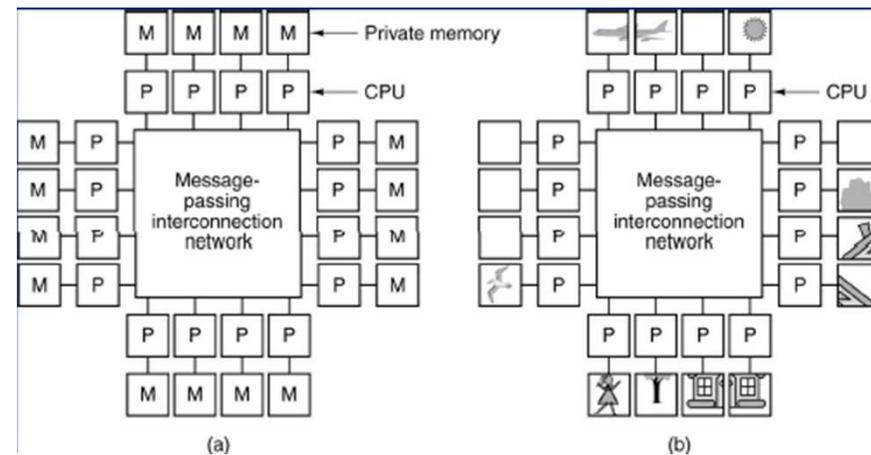
- Cada CPU com seu SO
  - Não há compartilhamento de processos
  - Não há compartilhamento de páginas
  - CPUs operam como n computadores independentes
- Multiprocessadores mestre-escravo
  - Uma CPU executa o SO, que pode executar processos do usuário se houver tempo
  - Cópia do SO e tabelas somente na CPU 1
  - Com muitas CPUs, o mestre é um gargalo
  - Todas chamadas direcionadas para a CPU 1
  - nunca haverá um processador sobrecarregado e outro ocioso
  - Inconsistência não ocorrem pois existe apenas uma cache
- Multiprocessadores simétricos (SMP)
  - Cópia do SO na memória
  - QQ CPU pode executar
  - Elimina o gargalo do modelo mestre-escravo
  - Maioria dos processadores modernos usa essa organização

# Escalonamento de multiprocessadores

- Escalonamento é bidimensional (processo / CPU)
- Compartilhamento de tempo
  - Escalonamento de Processos independentes
  - balanceamento de carga automático
- Compartilhamento de espaço
  - Processos/Threads interligados escalonados em várias CPUs
  - Se não existirem CPUs suficientes, nenhum dos Threads é iniciado até que um mínimo necessário esteja disponível
- A solução híbrida chama-se escalonamento em bando
  - Grupos de threads relacionados (unidade de medida = bando)
  - Todos membros de um bando executam simultaneamente, em diferentes CPUs
  - Todos os membros iniciam e terminam juntos suas fatias de tempo
  - Idéia Pcp: Todos os threads de um processo executam juntos

# Multicomputadores sem memória compartilhada

- Pares CPU-Memória conectados por interconexão de alta velocidade
- Nó básico: CPU + Memória + NIC + HD\*
- Memória local a única CPU
  - Não existe memória global compartilhada
  - Comunicação por mensagens via interconexão
  - Comutação por pacote ou circuito



# Cluster

- Instituição formal que gerencia o conjunto / Único IP para o cluster
- Normalmente, existe um nó mestre que gerencia e divide as tarefas entre os demais nós, chamados de escravos
- usados quando os conteúdos são críticos ou quando os serviços têm que estar disponíveis e processados o quanto mais rápido possível
- alocação exclusiva de um conjunto de recursos por longos períodos de tempo
- usados na ciência, engenharia e finanças para atuarem em projetos de desdobramento de proteínas, dinâmica de fluídos, redes neurais, análise genética, estatística, economia, astrofísica
- Vantagens
  - Escalabilidade
  - Tolerância à falhas
  - Baixo custo
- Tipos de Clusters
  - Alta disponibilidade
    - Um nó ativo por vez
    - os sistemas conseguem permanecer ativos por um longo período de tempo e em plena condição de uso
    - conseguem detectar erros se protegendo de possíveis falhas
  - Balanceamento de carga
    - Todos os nós ativos ao mesmo tempo
    - Distribuição equilibrada do processamento
    - requer monitoramento constante na comunicação e nos mecanismos de redundância
  - Processamento distribuído
    - Alto desempenho
    - Todos os nós ficam ativos ao mesmo tempo
    - Espalhado no mundo inteiro

# Cluster x Grid

- Semelhanças
  - Clusters e Grids tem como objetivo principal o compartilhamento de processamento de vários computadores ligados em rede
  - Executar tarefas que não seria possível (ou pelo menos não com um desempenho satisfatório) utilizando um único computador
  - Fazê-lo a um custo mais baixo de que o de um supercomputador de potência semelhante
  - Podem ser compostos tanto permanentes, quanto temporários, formados para executar uma tarefa específica e depois desfeitos
  - a taxa de transferência entre processadores e memória é mais baixa que multiprocessadores

# Cluster x Grid

- Diferenças

- Um cluster possui um controlador central, um único ponto de onde é possível utilizar todo o poder de processamento do cluster. Os demais nós são apenas escravos que servem a este nó central
- Os grids por sua vez são uma arquitetura mais "democrática" onde embora possa existir algum tipo de controle central, temos um ambiente fundamentalmente cooperativo. Computação oportunista, aproveitamento dos momentos de ociosidade
- Não se exige 100% de disponibilidade dos equipamentos
- Não importa localização global
- Os clusters são mais usados em atividades de pesquisa, resolvendo problemas complicados e na renderização de gráficos 3D
- Cluster visa o resultado de imediato com todos os seus nós trabalhando em conjunto em uma mesma arquitetura
- Cluster - fortemente acoplados
- Grid - fracamente acoplados

# Exercícios



# UFBA– CEPS-UFBA 2011 – Analista de TI Suporte

1. Assinale o tipo de cluster utilizado quando se deseja que as tarefas realizadas nos clusters sejam distribuídas de maneira uniforme.
  - a. Cluster de integração.
  - b. Cluster de alta rotatividade.
  - c. Cluster fortemente acoplados.
  - d. Clusters de alta disponibilidade.
  - e. Clusters de balanceamento de carga.

# UFBA– CEPS-UFBA 2011 – Analista de TI Suporte

2. O GRID é considerado um sistema

- a. fortemente acoplado, com múltiplos processadores.
- b. fortemente acoplado, interligado por uma rede de computadores.
- c. fortemente acoplado, multiprocessado e com interligação que utiliza fibra óptica.
- d. fracamente acoplado, com múltiplos processadores independentes, em uma única máquina.
- e. fracamente acoplado, com múltiplas máquinas interligadas através de uma rede de computadores.

# **TJ-ES – CESPE 2011 – Analista Judiciário – An. Sistemas.**

3. Acerca de administração de sistemas operacionais e virtualização, julgue os itens subsequentes.

[67] Considere que em uma máquina física que execute um sistema operacional para servidor, haja quatro máquinas virtuais (M1, M2, M3 e M4), cada uma delas executando um sistema operacional, também para servidor, mas distinto do sistema da máquina física. Nessa situação, se os dois sistemas operacionais suportarem clustering, será possível implementar cluster nos servidores virtualizados entre as máquinas virtuais (M1, M2, M3 e M4).

# EMBASA – CESPE 2010 – Analista de TI Rede

4. Julgue os seguintes itens, referentes à virtualização e clusterização de servidores

[79] Um cluster compreende dois ou mais computadores que, trabalhando em conjunto, executam aplicações ou realizam diferentes tarefas, de tal forma que, para os usuários, é equivalente a um único sistema.

[80] Clusters ou combinações de clusters são usados quando os conteúdos são críticos, apesar de não haver necessidade de estarem disponíveis e(ou) processados rapidamente.

[81] Com a virtualização, é possível criar servidores isolados no mesmo equipamento, o que permite aumentar a eficiência energética, sem prejudicar as aplicações e sem haver risco de eventuais conflitos causados por uma consolidação.

# Gabarito

1. E

2. E

3. C

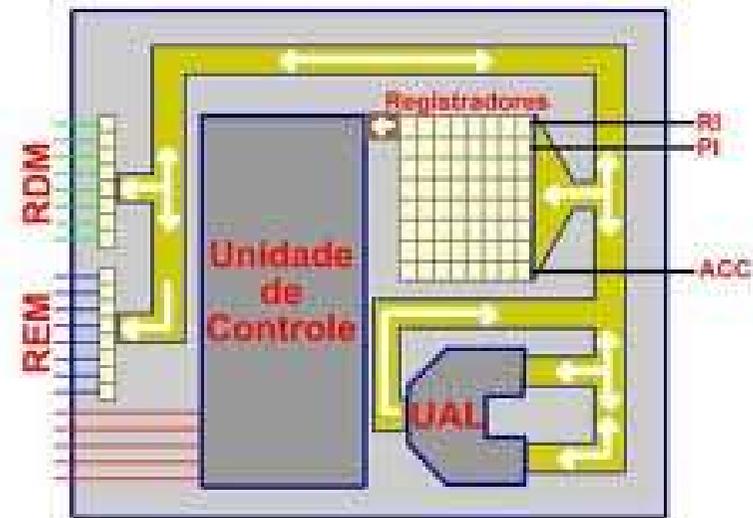
4. C,E,C

# **Arquiteturas RISC e CISC**

**Gustavo Pinto Vilar**

# O processador

- **UC:** Busca, interpreta e controla as instruções e demais componentes do computador
- **ULA:** Executa as operações aritméticas e lógicas entre dois números
- **Registradores:** Memória interna ao processador (PC e IR)



Microprocessador (UCP)

# RISC (Reduced Instruction Set Computer)

- Acesso à memória somente via load e store. Operandos em registradores.
- Todas as outras operações são do tipo registro-registro.
- Grande número de registros de propósito geral e poucos registros de propósito específico
- Uso intenso de registradores
- Admite frequências mais altas
- Formato de instrução facilmente descodificável e de tamanho fixo
- Pequeno conjunto de instruções de formato simples (dezenas)
- Exige mais espaço na memória e programação mais difícil.
- Complexidade reside no compilador
- Uso intenso de pipeline
- Redução do tamanho do CPI (cycles per instruction) , em troca de maior tamanho do código
- Executa, em média, uma instrução por ciclo

# CISC (Complex Instruction Set Computer)

- São mais lentos por executarem instruções mais complexas
- Programas mais curtos e mais simples
- Poucos registradores, obrigando a realizar mais referências à memória.
- Simplificação de compiladores em troca alto número de instruções complexas e de vários formatos (micro código).
- Hardware mais caro e complexo se comparado ao RISC
- Impossibilidade de se alterar alguma instrução composta
- Existe o nível da micro programação
- Instruções guardadas no processador, facilitando a vida dos programadores
- Não utiliza ou faz uso moderado de pipeline

Item	RISC	CISC
Acesso à memória	Load e Store	Qualquer Instrução
Registradores	Centenas	Dezenas
Operandos	Até 3	1 ou 2
Complexidade	No compilador	No código
Uso do pipeline	Intensamente	Moderadamente
Instruções	Poucas / simples / mesmo tamanho	Muitas / complexas / tamanhos variados
Frequências	Mais altas	Mais baixas
Programas	Grandes e complexos	Pequenos e simples
hardware	Barato e simples	Caro e complexo
Controle	Hardwired	Micro programação
CPI	Um	Vários

- Processadores híbridos são essencialmente processadores CISC (para cuidar das instruções mais complexas) com núcleo RISC (para cuidar das instruções mais simples)
- Conversão de códigos de programas de uma arquitetura CISC para a arquitetura RISC leva a um aumento de código

# Exercícios



# TRE – AP – FCC 2011 – Analista Judiciário – Analista de Sistemas

1. Considere:

- I. Acesso à memória limitado a instruções de carga e armazenamento ( load e store ).
- II. Formato de instrução facilmente descodificável e de tamanho fixo.
- III. Execução de instruções em um único ciclo de clock.

I, II e III referem-se às características

- a. da BIOS.
- b. da EPROM.
- c. do programa montador.
- d. do processador RISC.
- e. do processador CISC.

# TRT 1 – FCC 2011 – Analista Judiciário – Tecnologia da Informação

2. Em relação às arquiteturas CISC e RISC, é INCORRETO afirmar:

- a. Em RISC, a execução dos comandos é mais rápida e isso tem um preço, pois um processador RISC exige um conjunto de circuitos mais complexos e um número maior de transistores.
- b. Muitas máquinas RISC não possuem instruções para multiplicação ou divisão e, por isso, uma operação de multiplicação, por exemplo, é executada por meio de sucessivas somatórias e deslocamentos.
- c. CISC possui instruções complexas, o que contrasta com a simplicidade das instruções RISC.
- d. Na CISC, qualquer instrução pode referenciar a memória; na RISC, a referência é restrita a Load e Store.
- e. Processadores híbridos são essencialmente processadores CISC (para cuidar das instruções mais complexas) com núcleo RISC (para cuidar das instruções mais simples).

# TRT 24 – FCC 2011 – Analista Judiciário – Tecnologia da Informação

3. Considere:

- I. O objetivo da máquina RISC é executar, em média, uma instrução por ciclo.
- II. Compiladores para máquinas CISC fazem uso intenso de registradores, o que incrementa o tráfego de memória.
- III. As máquinas CISC possuem substancialmente mais registradores do que as máquinas RISC.

É correto o que consta em

- a. I, apenas.
- b. II, apenas.
- c. III, apenas.
- d. II e III, apenas.
- e. I, II e III.

# INMETRO – CESPE 2010 – Pesq – TMQ

## – Ciência da Computação

4. A respeito das arquiteturas de computadores RISC e CISC, assinale a opção correta.
- a. Os computadores que implementam simultaneamente as arquiteturas RISC e CISC dispõem de processadores híbridos: um núcleo RISC executa instruções mais simples, enquanto instruções mais complexas são interpretadas na arquitetura CISC.
  - b. Na arquitetura RISC, é realizada mais de uma instrução em um ciclo de relógio.
  - c. A arquitetura CISC utiliza intensamente micro códigos que interpretam cada micro-operação de uma instrução.
  - d. Para melhoria de desempenho, a arquitetura CISC utiliza o princípio de paralelismo na execução de instrução, de forma a melhor explorar a técnica pipelining.
  - e. A abordagem RISC permite a simplificação de compiladores, uma vez que é mais simples gerar uma sequência de instruções de máquina a partir de instruções semelhantes a comandos de alto nível.

# **SUSEP – ESAF 2010 – Analista Técnico – Tecnologia da Informação**

5. Em uma Arquitetura RISC

- a. há poucos registradores.
- b. há pouco uso da técnica pipelining.
- c. as instruções possuem diversos formatos.
- d. as instruções são realizadas por micro código.
- e. as instruções utilizam poucos ciclos de máquina.

# CEB– FUNIVERSA 2010 – Analista de Sistemas

6. RISC e CISC são dois tipos distintos de arquitetura de computadores desenvolvidos pela indústria da computação. Apesar de terem aplicações distintas, os computadores com arquitetura RISC apresentam desempenho superior aos de arquitetura CISC, quando utilizam tecnologia equivalente de semicondutores e mesma frequência de clock. É correto afirmar, a respeito das arquiteturas CISC e RISC, que:
- a. os computadores de arquitetura CISC são mais lentos por executarem instruções menos complexas que os computadores de arquitetura RISC.
  - b. o hardware de um processador com arquitetura RISC é muito mais complexo e de fabricação mais cara que o de um processador que utiliza arquitetura CISC.
  - c. as instruções executadas por um processador CISC são mais simples e pequenas, se comparadas com o RISC, o que aumenta o seu desempenho.
  - d. a conversão de códigos de programas de uma arquitetura CISC para a arquitetura RISC leva a uma redução de código, por conta de esta última utilizar instruções mais simples.
  - e. computadores CISC são capazes de executar várias centenas de instruções complexas diferentes enquanto os RISC executam apenas algumas poucas instruções simples.

## TRE-AM – FCC 2010 – Analise de Sistemas

7. Numa máquina estruturada multinível, é o nível essencial para as máquinas CISC ( Complex Instruction Set Computer ), mas que inexistente nas máquinas RISC ( Reduced Instruction Set Computer ). Trata-se do nível
- a. do sistema operacional.
  - b. de lógica digital.
  - c. de micro programação.
  - d. convencional de máquina.
  - e. do montador.

# TRE-MT – CESPE 2010 – Técnico Judiciário – Operação de Computadores

8. A respeito de arquiteturas RISC e CISC, assinale a opção correta.
- a. As arquiteturas RISC utilizam múltiplos conjuntos de registradores.
  - b. As arquiteturas CISC possuem um conjunto reduzido de instruções, facilitando a organização da unidade de controle de modo que esta tenha uma interpretação simples e rápida.
  - c. A arquitetura CISC se caracteriza pela inexistência de micro código. Dessa forma, a complexidade está no compilador.
  - d. Nas arquiteturas CISC, utiliza-se o pipeline, uma técnica que divide a execução de uma instrução em fases ou estágios, o que possibilita a execução simultânea de múltiplas instruções.
  - e. O principal objetivo de uma máquina RISC é executar uma instrução por ciclo. Como o acesso à memória utiliza vários ciclos, uma máquina RISC possui menos registradores que uma máquina CISC.

# AFEAM – FUNCAB 2009 – TI – Desenvolvimento de Sistemas

9. Qual é o nome da técnica usada no design de CPUs cuja idéia fundamental é dividir o processamento de uma instrução em uma série de etapas independentes?

- a. RISC.
- b. CISC.
- c. Memória Segmentada.
- d. Pipeline.
- e. Memória Randômica de Acesso Dinâmico.

# INMETRO – CESPE 2010 – Pesq – Técnico em Metrologia e Qualidade

10. A respeito da arquitetura RISC e CISC e dos seus componentes, julgue os itens que se seguem.

[51] Uma característica de um processador RISC é que sua arquitetura é do tipo load/store, fazendo que os operandos estejam em registradores.

[52] Nas arquiteturas RISC, existe um grande número de registros de propósito geral e poucos registros de propósito específico.

[53] Nas arquiteturas CISC, as instruções levam geralmente mais de um ciclo de clock e o tamanho das instruções não é o mesmo, o que facilita a implementação do pipelining nessas arquiteturas.

[54] Um dos objetivos de o CISC ter um conjunto mais rico de instruções é poder completar uma tarefa com um conjunto de linhas em Assembly do menor tamanho possível.

[55] As arquiteturas RISC apresentam desempenho de operações em ponto flutuante conveniente para execução de planilhas eletrônicas. Se as planilhas não forem complexas, as arquiteturas CISC também serão adequadas para a execução dessas aplicações.

# Gabarito

1. D

2. A

3. A

4. A

5. E

6. E

7. C

8. A

9. D

10. C, C, E, C, C

# **Arquitetura e Organização de computadores**

## **Memória**

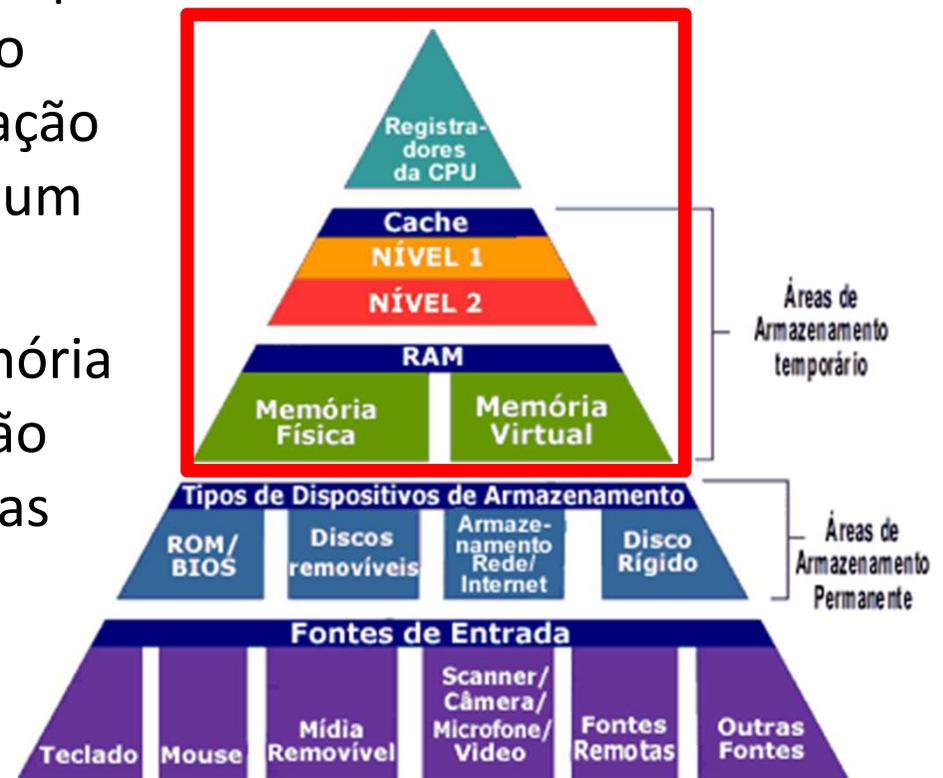
**Gustavo Pinto Vilar**

# Memória - Hierarquia



# Memória Principal

- Memórias que o processador pode endereçar diretamente;
- Sem elas o computador não funciona;
- Fornecem geralmente uma ponte para as secundárias, mas a sua função principal é a de conter a informação necessária para o processador num determinado momento;
- Nesta categoria insere-se a memória RAM (volátil), memória ROM (não volátil), Registradores e memórias cache.



# Registradores

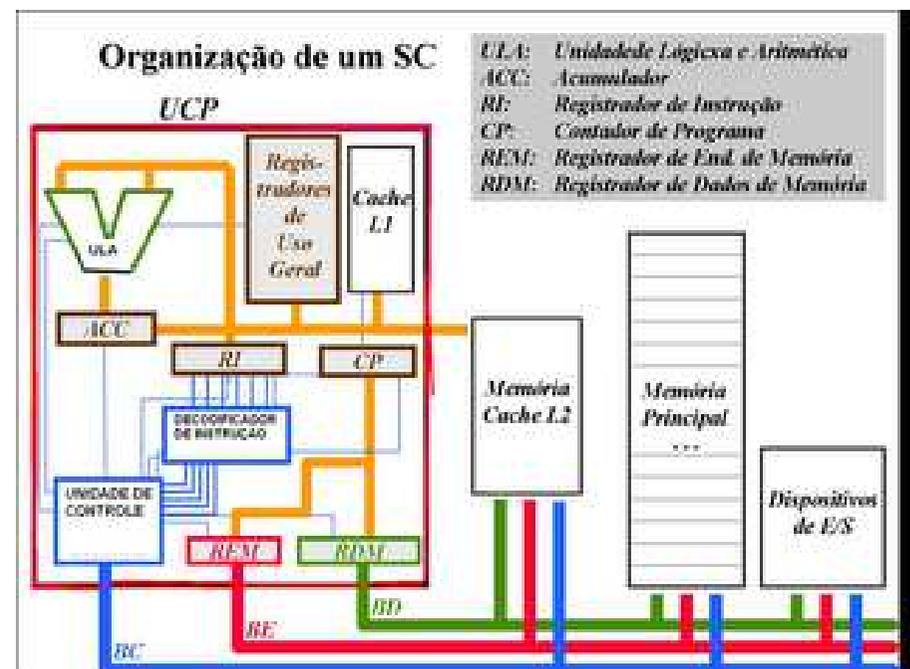
- O processador possui uma série de células de memória usadas frequentemente
- CPU precisa desse espaço para trabalhar internamente e temporariamente
- A esses espaços dá-se nome de registradores
- O número e a função dos registradores varia de acordo com o projeto dos processadores

# Registradores

- Tipos
    - Visíveis aos usuários
      - Podem ser referenciados pela linguagem de máquina que a CPU executa
    - Registradores de controle e estado
      - Utilizados pela UC para controlar a operação da CPU
- A maioria não é visível ao usuário

# Registadores

- Classificação segundo a função
  - Propósito Geral
    - Podem ser associados a uma variedade de funções
    - Pode conter um operando para qualquer código de operação



# Registadores

- Classificação segundo a função
  - Propósitos específicos
    - Dados
      - Utilizados apenas para conter dados
    - Endereços
      - Utilizados para endereçamento ou como registradores de propósito geral
      - Exemplo: registradores de segmento, índice e topo da pilha
    - Códigos de condição (Flags)
      - Visíveis ao usuário mas são atualizados pela CPU como resultado de uma operação
      - Exemplo: overflow, zero, negativo
      - Os bits são utilizados para como base condicional para saltos

# Registradores

- Comparativo Uso geral x específicos
  - Propósito geral
    - Maximiza a flexibilidade das instruções
  - Propósito específico
    - A execução de operação busca o registrador específico, sendo necessário somente definir qual o registrador específico
- Busca-se o equilíbrio no uso dos dois grupos

# Registradores

- Quantos registradores são suficientes?
  - Mais registradores - RISC
    - permite mais operandos serem tratados na CPU
    - causam um aumento no tamanho do campo necessário para especificar o registrador na instrução
  - Menos registradores - CISC
    - mais referências a memória

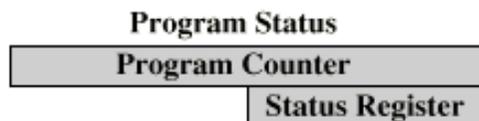
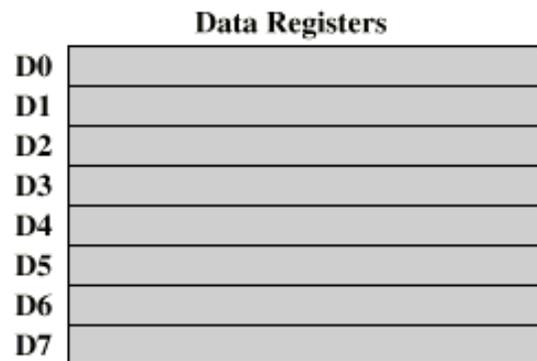
# Registradores

- Qual a largura do registrador?
  - REM - Devem ser capazes de armazenar o maior endereço usado no sistema
  - RDM - Devem ser capazes de conter valores da maioria dos tipos de dados
    - Por exemplo, não é necessário ter registradores de 64 bits se a maioria das operações com dados utilizam operandos com 32 ou 16 bits

# Registadores

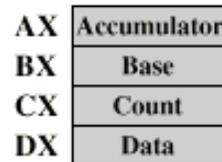
- Contador de Programa (*Program Counter - PC*)
  - Contém o endereço da instrução a ser buscada
- Registrador de Instrução (*Instruction Register – IR*)
  - Contém a última instrução buscada (instrução atual)
- Registrador de endereçamento à memória (*Memory address register - MAR*)
  - Contém o endereço de uma posição de memória
- Registrador de armazenamento temporário de dados (*Memory Data/Buffer Register – MBR*)
  - Contém uma palavra de dados a ser escrita na memória ou a palavra lida mais recentemente
- Palavra de estado de programa (*Program Status Word – PSW*)
  - Contém informações de estado

# Exemplos de registradores

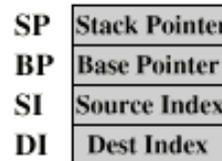


(a) MC68000

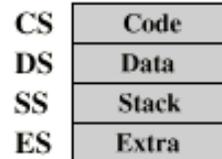
**General Registers**



**Pointer & Index**



**Segment**

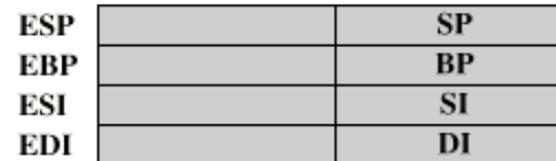
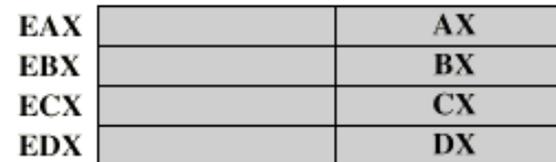


**Program Status**

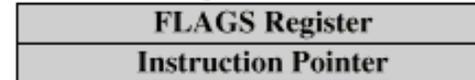


(b) 8086

**General Registers**



**Program Status**



(c) 80386 - Pentium II

# Exercícios



# Pref Ibiporã – AOCP 2011– Analista de Sistemas

1. Sobre Registradores, analise as assertivas e assinale a alternativa que aponta as corretas
  - I. Os registradores são dispositivos de alta velocidade, localizados fisicamente na UCP para armazenamento temporário de dados.
  - II. O número de registradores varia em função da arquitetura de cada processador.
  - III. Alguns registradores são de uso específico e têm propósitos especiais, enquanto outros são ditos de uso geral.
  - IV. O contador de instruções (CI) ou program Counter ( PC ) é o registrador responsável pelo armazenamento do endereço da próxima instrução que a UCP deverá executar.
  
- a. Apenas I e II.
- b. Apenas II e III.
- c. Apenas I, II e IV.
- d. Apenas I, III e IV.
- e. I, II, III e IV.

# TER-RN – FCC 2011 – TI – Técnico Judiciário – Programação de Sistemas

2. AX e BX são, entre outros, registradores gerais de dados e endereços do processador 8086. Em linguagem assembly, a instrução para somar o valor de AX com o valor de BX e guardar o resultado em AX está corretamente representada por
- a. ADD AX, BX MOV AX
  - b. ADD BX, AX PUSH
  - c. ADD AX, BX
  - d. ADD BX, AX
  - e. ADD BX, AX MOV

# TER-ES – FCC 2011 – Técnico Judiciário – Op de Computadores

3. Considerando os conceitos de arquitetura dos computadores, julgue os itens a seguir

[51] Barramento, ou bus, canal comum pelo qual trafegam dados e sinais de controle dentro de um computador, é usado para criar uma conexão exclusiva entre dois elementos do computador.

[52] EEPROM é um tipo de memória normalmente utilizado para armazenar temporariamente os dados que estejam sendo processados por um programa em execução em um computador.

[53] A CPU contém internamente uma memória de alta velocidade para o armazenamento de valores intermediários ou informação de comando. Essa memória é composta por registradores (ou registros), e cada registro possui uma função própria.

[54] Clock consiste no circuito oscilador que fornece o sinal usado para sincronizar e para determinar a velocidade de transferência de dados entre duas partes essenciais de um processamento, como, por exemplo, entre o processador e a memória principal, sendo a frequência, medida em ciclos por segundo ou hertz, a principal especificação do clock.

[55] A função do registro de instrução é armazenar o identificador da próxima instrução a ser executada pelo processador

# MPOG – CESPE 2009 – Esp em Políticas Públicas e Gest Governamental

4. A respeito dos componentes básicos da UCP, da unidade de controle ( UC ) e da unidade lógica e aritmética ( ULA ), julgue os itens a seguir.

[29] A UC controla a entrada (input) e saída (output) de informação, executa operações, comanda o funcionamento da UCP e informa às demais unidades o que fazer e quando fazer.

[30] Embora a ULA possua um grupo de registradores - posições de memória construídas na própria UCP que são usadas para armazenar os dados que estão sendo processados pela instrução atual -, eles só armazenam poucos bytes de cada vez.

# MCT FINEP – CESPE 2009 – Informação e informática - Suporte

5. Assinale a opção correta com relação à estrutura e ao funcionamento da CPU.
  - a. Os registradores de dados e os registradores de endereço correspondem às classes de registradores de controle e de estado, respectivamente.
  - b. O registrador contador de programas contém o endereço da instrução a ser buscada.
  - c. O registrador de vetor de interrupções aponta para o primeiro endereço de memória em que se encontram as interrupções da BIOS ( basic input output system ).
  - d. Durante a fase de decodificação da instrução, o registrador de instrução contém a instrução corrente, isto é, a instrução apontada pelo registrador contador de programas.
  - e. Os registradores de dados devem ser utilizados para o cálculo de endereços e operandos.

# TRT 11– FCC 2005 – Analista Judiciário

## – Administração de Redes

6. Na arquitetura de Von Neumann,

- a. O registrador Memory Address Register (MAR) contém o dado a ser lido ou escrito na memória.
- b. O registrador Instruction Register (IR) contém o endereço da memória cujo conteúdo deve ser interpretado como a próxima instrução.
- c. O registrador Program Counter (PC) contém o endereço da memória cujo conteúdo deve ser interpretado como a próxima instrução a ser executada.
- d. A unidade lógica e aritmética (ULA) tradicional foi construída desde seu início com transistores, fator que permitiu uma rápida escalabilidade e incremento de velocidade dos computadores.
- e. A principal característica de uma unidade de fluxo de dados de uma central de processamento (CPU) é assemelhar-se a uma tabela de controle de uma máquina de Turing universal, ou seja, busca um programa na memória, instrução por instrução, para depois executá-lo, em conjunto com os demais dados.

# Gabarito

1. E

2. C

3. E, E, C, C, E

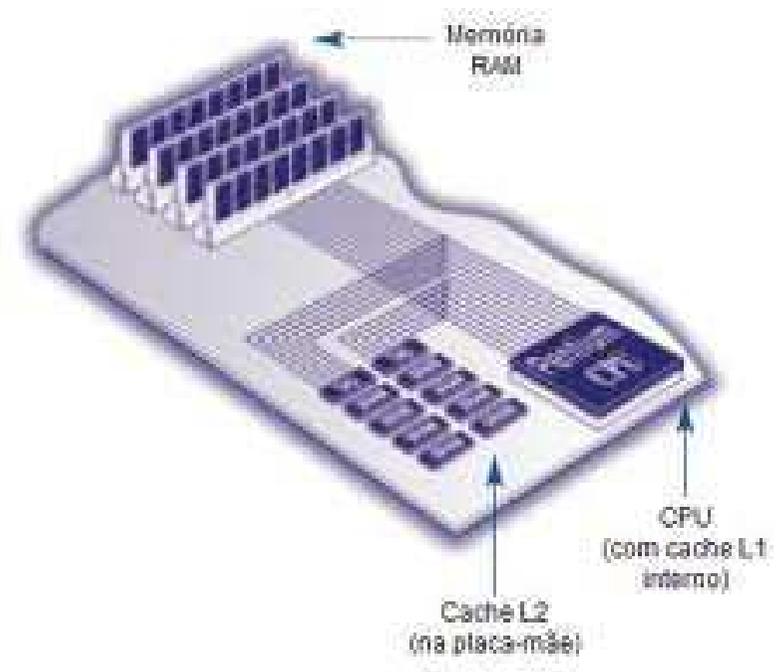
4. E, C

5. B

6. C

# Cache

- Do francês Cacher (escondido / esconder)
- Servem para otimizar o tempo resposta da RAM
  - Modo Exclusivo
    - Conteúdo da L1 não está na L2 que não está na L3
    - Aumento da capacidade de armazenamento
    - Leitura e Escrita
  - Modo Inclusivo
    - L1 está na L2 que está na L3
    - Conteúdo da cache mais interna está sempre nas caches mais externas
    - Dados somente de leitura



# Princípio da localidade de referência

- Temporal
  - Grande chance da informação ser usada novamente A SEGUIR
  - Endereços acessado recentemente tem grande probabilidade de serem acessados no futuro próximo
- Espacial
  - Grande chance das informações próximas serem usadas novamente
  - Endereços próximos ao acessado recentemente tem grande probabilidade de serem acessados no futuro próximo

# Cache - Níveis

- Foram desenvolvidos em resposta à uma das conseqüências ao problema do “Gargalo de Von Neumann”
- A divisão em níveis decorre da demanda à memória por velocidade, altíssimas taxas de transferência e baixas latências.
- Sendo muito difícil e caro construir memórias caches com essas características, elas são construídas em níveis que se diferem na relação ***tamanho versus desempenho***
- L1 - A menor delas, mais rápida e mais cara. Alguns projetos dividem a L1 em dados e instruções (Arq de Harvard).
- L2 - Supre as deficiências de tamanho da L1 e como é maior, tornou-se um trunfo das arquiteturas modernas por mais desempenho;
- L3 - Proposta pela AMD, apresenta mais um nível de maior tamanho e menor desempenho.
- OBS: Segundo Stallings: 3 MB oferece 98% do aumento de desempenho

# Cache - Mapeamento

- Mapeamento direto
  - Cada bloco da MP tem uma linha previamente definida onde será armazenado
- Método associativo total
  - Oposto do mapeamento direto, não existe posição fixa para cada bloco de memória em cachê
  - Hardware mais complexo com aumento do custo e complexidade
- Método associativo em grupo
  - Tenta resolver o problema de conflito de blocos na mesma linha e o problema de custo da comparação do campo tag

# Políticas de substituição

- Políticas de substituição
  - FIFO
  - LFU
  - LRU
  - Aleatório
- Escrita
  - Write back
  - Write through
  - Write Once

# Tecnologias de memória principal

- Static RAM
  - Memória Estática de Acesso Aleatório
  - Tecnologia baseia-se num circuito lógico conhecido como flip-flop
  - Dispensa as renovações periódicas necessárias nas DRAM tornando-a muito mais rápida que esta
  - É mais cara, mais rápida, e ocupa mais espaço que a DRAM
  - usada para fazer os módulos de CACHE
- Dinamic RAM
  - usada para fazer os módulos de RAM
  - Necessitam de refresh constantemente
  - Mais lentas que as SRAM



# Memória Secundária

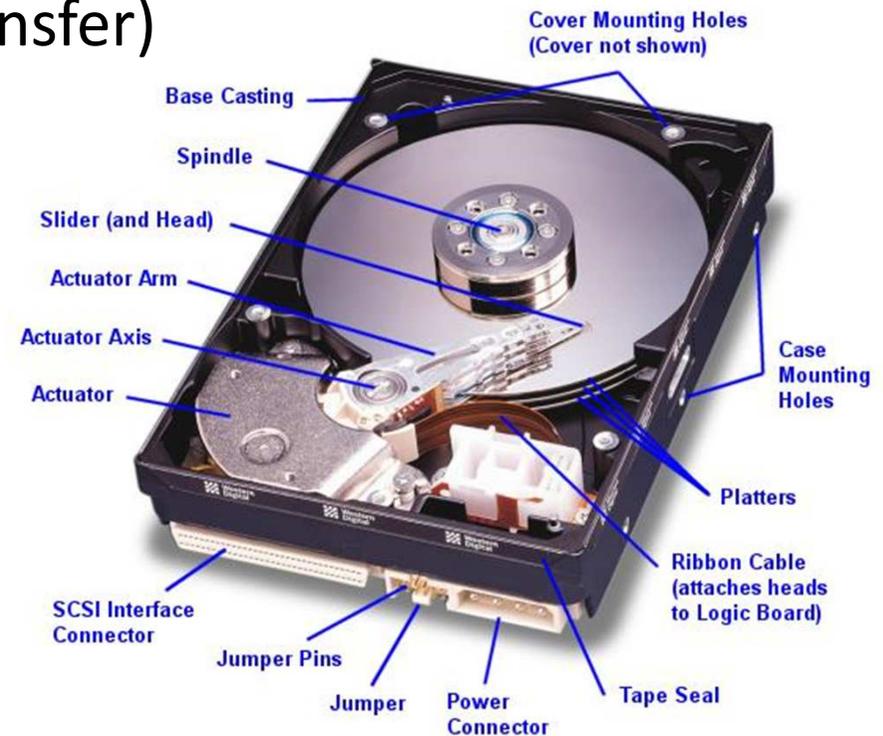
- Usada para gravar grande quantidade de dados, que não são perdidos com o desligamento do computador;
- Exemplo clássico: disco rígido;
- Normalmente não é acessada diretamente pela ULA, mas sim por meio dos dispositivos de entrada e saída.
- Isso faz com que o acesso a essa memória seja muito mais lento do que o acesso a memória primária.
- Para isso cada dispositivo encontra-se com um buffer de escrita e leitura para melhoria do desempenho.

# Memória Secundária

- Memórias que não podem ser endereçadas **diretamente**;
- A informação precisa ser carregada em memória principal antes de poder ser tratada pelo processador;
- São geralmente não-voláteis, permitindo guardar os dados permanentemente, como os discos
- ***Secundária x Terciária:*** *A memória secundária não necessita de operações de montagem para acessar os dados, como discos rígidos; a memória terciária depende das operações de montagem, como discos ópticos e fitas magnéticas*

# Memória Secundária - HD

- Medição de desempenho
  - Tempo de busca (seek)
  - Tempo de latência (rotational delay)
  - Tempo de transmissão (transfer)
- Principais Barramentos
  - Conexões com HD
  - IDE / ATA / PATA
  - SATA
  - SCSI
  - SAS



# Exercícios



# Pref Ibiporã– AOCP 2011 – Analista de Sistemas

1. Sobre Memória Cache, analise as assertivas e assinale a alternativa que aponta as corretas.

I. Acesso a dados na memória principal só é mais rápido que o acesso a dados na Memória Cache.

II. Toda vez que o processador faz referência a um dado armazenado na memória principal, ele consulta antes na memória cache.

III. O tempo de acesso a um dado contido na memória cache é muito menor que se o mesmo estivesse na memória principal.

IV. A memória cache é uma memória volátil de alta velocidade.

a. Apenas I e II.

b. Apenas II, III e IV.

c. Apenas I, II e IV.

d. Apenas I, III e IV.

e. I, II, III e IV.

## TRT 4 – FCC 2011 – Técnico judiciário - TI

2. Se a referência à memória é para um endereço determinado, é possível que a próxima referência à memória seja feita nas adjacências desse endereço. Trata-se de uma afirmação relevante ao princípio que forma a base de todos os sistemas cache, denominado princípio da
  - a. referência.
  - b. localidade.
  - c. temporalidade.
  - d. latência.
  - e. velocidade.

# MPE RN – FCC 2010 – Analista de TI – Suporte Técnico

3. Em relação à memória cache, é correto afirmar que
- a. se a CPU precisa de uma palavra e não a encontra na memória principal, ela busca na memória cache.
  - b. ela é utilizada para aumentar a capacidade de armazenamento da memória principal.
  - c. ela cuida do armazenamento de palavras de memória utilizadas com mais frequência pela CPU.
  - d. o princípio dos sistemas de cache é o da "anterioridade".
  - e. via de regra, instruções são mantidas na memória principal, e dados na memória cache.

# EMBASA – CESPE 2010 – Assistente de Informática

4. Acerca dos diferentes tipos de memória usadas em computadores, julgue os itens que se seguem

[88] As memórias possuem capacidade de armazenamento e velocidade de acesso diferentes. Uma sequência de memórias em ordem crescente de velocidade e de capacidade de armazenamento é memória secundária, memória principal, memória cache e registradores.

[89] Entre os vários tipos de memória usados em computadores digitais, estão a RAM (random access memory) e a PROM (programmable read only memory). A primeira é uma memória volátil de leitura e escrita, ou seja, os dados são perdidos caso o computador seja desligado; enquanto que a segunda é uma memória não volátil, gravada apenas uma vez pelo fabricante ou pelo usuário.

# TRT-MA – CESPE 2009 – Técnico Judiciário – Op de computadores

5 . A utilização do cache próxima ao núcleo do processador pode melhorar significativamente o desempenho do sistema como um todo. A respeito desse assunto, julgue os itens subsequentes.

I Cache L1 (level 1) refere-se a uma área de cache embutida no processador.

II Cache L2 (level 2) refere-se a uma área adicional de cache, normalmente presente na placa mãe.

III A área de cache L1 é normalmente inferior à área disponível no cache L2.

IV A velocidade de acesso aos dados armazenados no cache L1 é inferior que à do cache L2.

Estão certos apenas os itens

- a. I e II.
- b. I e III.
- c. II e IV.
- d. I, III e IV.
- e. II, III e IV.

# Gabarito

1. B

2. B

3. C

4. E, C

5. B

# **Salvaguada de Dados - Backup**

**Gustavo Pinto Vilar**

# Considerações sobre backup

- Testar o procedimento de recuperação periodicamente
  - Locais diferentes
    - Um conjunto perto para recuperação
    - Um conjunto distante para segurança - principal
- Marcadores ou atributos
  - Para o futuro
    - Marcado - deve futuramente ir para o backup
    - Desmarcado - participou do último backup
    - Arquivo nasce marcado



# Considerações sobre backup

## RPO - Recovery Point Objective

- O período de tempo máximo desejado antes de uma falha ou desastre durante o qual as alterações feitas aos dados podem ser perdidos como processo de uma recuperação
- Quanto de informação é tolerável perder em caso de falha ou desastre

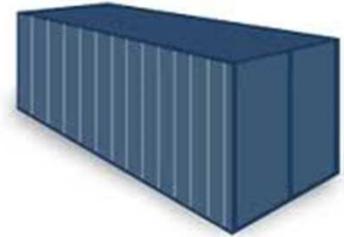
## RTO - Recovery Time Objective

- O período de tempo máximo desejado para trazer um ou mais aplicativos, juntamente com seus dados, a um estado corretamente operacional
- Quanto tempo leva para os sistemas voltarem ao normal após uma falha ou desastre
- O tempo de restabelecimento dos serviços de 2 ou 3 horas é aceitável para o negócio?

# Políticas de backup

- Completo / Normal / Global

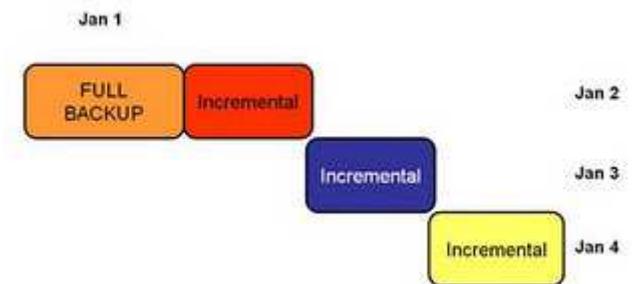
- Modifica os marcadores
- Não é sinônimo de "todo o sistema"
- recuperação rápida, pois basta o último backup
- Redundância no armazenamento, necessitando de grandes quantidades de espaços
- Dump bastante demorado - confecção do backup
- Tempo de recuperação parcial = tempo de recuperação completo



# Políticas de backup

- Incremental

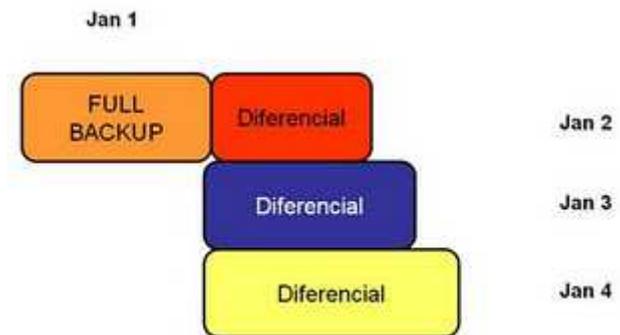
- Modifica o marcador
- Somente dos arquivos modificados desde o último backup incremental ou completo
- Necessita de um backup total para o primeiro incremental
- Não entende os incrementais anteriores
- backups intermediários perdidos comprometem a recuperação
- mais adequado a ambientes onde um número relativamente grande de arquivos é alterado todos os dias
- Uso de menor quantidade de espaço para armazenamento
- Processo de cópia mais rápido
- Recuperação parcial é mais rápida que a recuperação total
- Recuperação total é bem mais demorada: Total + todos incrementais



# Políticas de backup

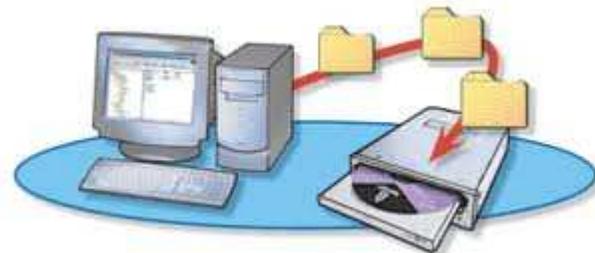
- Diferencial

- Não modifica o marcador
- Necessita do backup completo e do último diferencial para recuperação
- Operação mais rápida
- Várias versões do mesmo arquivo
- Recuperação mais rápida que o incremental: Total + último diferencial
- Geralmente ocupa menos espaço que o Total e mais espaço que o incremental
- A medida que novos diferenciais são realizados, tendem a aumentar de tamanho



# Outras Classificações

- Diário
  - Não limpam marcadores
  - Auxiliar
  - Não altera a política
  - Arquivos alterados hoje
- Cópia
  - Não limpam marcadores
  - Auxiliar
  - Não altera a política
  - Arquivos selecionados



# Exercícios



# TRT 19 – FCC 2011 – Analista Judiciário - TI

1 Para se criar um plano de serviço de backup e recuperação, considere os fatores:

- I. Prioridades de backup e recuperação rápidos.
- II. Frequência com que os dados mudam.
- III. Restrições de tempo na operação de backup.
- IV. Prevalência dos dados recuperados.

Está correto o que consta em

- a. I, II e III, apenas.
- b. I, II e IV, apenas.
- c. I, III e IV, apenas.
- d. II, III e IV, apenas.
- e. I, II, III e IV.

# INMETRO – CESPE 2010 – Pesq – Infraestrutura e Redes de TI

2. Com referência aos conceitos de backup, assinale a opção correta.
- a. Em um backup diferencial, todos os arquivos selecionados são copiados, mas não são marcados como arquivos que passaram por backup, ou seja, o atributo de arquivo não é desmarcado. Esse tipo de cópia de arquivo, por não afetar outras operações de backup, é útil caso se deseje fazer, posteriormente, backup normal e incremental do arquivo.
  - b. No backup diário, copiam-se todos os arquivos selecionados que foram modificados no dia de execução do backup e os arquivos não são marcados como arquivos que passaram por backup.
  - c. No backup de cópia, são copiados os arquivos criados ou alterados desde o último backup normal ou incremental, e o atributo de arquivo não é desmarcado. No caso de combinação de backups normal e diferencial, para a restauração de arquivos e pastas, serão necessários o último backup normal e o último backup diferencial.
  - d. Em um backup normal, são copiados somente os arquivos criados ou alterados desde o último backup normal ou incremental, e o atributo de arquivo é desmarcado. Para recuperar dados de arquivos submetidos à combinação de backups normal e incremental, são necessários o último conjunto de backup normal e todos os conjuntos de backups incrementais.
  - e. No backup incremental, são copiados todos os arquivos selecionados e o atributo de arquivo é desmarcado. Para os backups normais, executados, geralmente, quando se cria um conjunto de backup pela primeira vez, é necessária somente a cópia mais recente do arquivo ou da fita de backup para restaurar todos os arquivos.

# BNDES – CESGRANRIO 2010 – Profissional Básico – Análise de Sistemas e Suporte

3. Em um diretório com 100 arquivos, 20 arquivos foram alterados hoje, 40 arquivos foram alterados há 1 dia e os demais arquivos nunca foram alterados. Considerando-se que nunca foi feito backup desse diretório, se o administrador do sistema executar um backup incremental, de quantos arquivos serão feitos backup?

- a. 0
- b. 20
- c. 40
- d. 60
- e. 100

## TRF 4 – FCC 2010 – Técnico Judiciário - Informática

4. Desde a última reformulação da política de backups, realizada pela empresa JáVai, há alguns meses, a rotina baseia-se em backups normais e incrementais.

Se dados forem perdidos, o processo de recuperação necessitará

- a. apenas do último backup incremental.
- b. pelo menos do último backup normal.
- c. do primeiro backup normal realizado após a reformulação.
- d. do último backup normal e do último backup incremental.
- e. do primeiro backup normal realizado após a reformulação e do último backup incremental.

# AL SP – FCC 2010 – Agente Técnico legislativo – Segurança de Redes

5. Em relação a backup, é INCORRETO afirmar:

- a. Em princípio, o sistema de backup deve ser acessível de tal maneira que qualquer indivíduo esteja em condições de acioná-lo ( iniciar as operações de backup ou restore ) em caso de necessidade urgente.
- b. Em comparação com a opção por backups completos, a opção por backups incrementais apresenta a vantagem de diminuir a quantidade de mídia necessária.
- c. Em comparação com a opção por backups completos, a opção por backups incrementais apresenta a desvantagem de aumentar a complexidade do processo de manutenção e recuperação da informação.
- d. Em princípio, o sistema de backup deve ser tão automatizado quanto possível.
- e. Um sistema de backup, seja ele baseado em backups completos, diferenciais ou incrementais, deve ser entendido como um processo contínuo que se estende por toda a vida do sistema e não como uma série de processos independentes cujo ciclo encerrasse ao final de cada backup bem sucedido.

# EMBASA – CESPE 2010 – Analista de TI - Rede

6. Quanto a sistemas de backup, julgue os itens que se seguem

[82] Os backups incrementais rodam mais rápido que os backups completos; no entanto, com o uso de backups incrementais, para se restaurar determinado arquivo, pode ser necessário procurar em um ou mais backups incrementais até encontrá-lo.

[83] Um backup diferencial copia todos os arquivos selecionados e marca cada um deles como já tendo um backup.

[84] A velocidade com que os dados podem ser recuperados em relação à restauração é uma das vantagens da restauração completa.

[85] Robô de backup, um sistema de hardware que permite movimentar as mídias trocando de servidor, realiza automaticamente o backup incremental e restaura com garantia da qualidade dos dados.

# EMBASA – CESPE 2010 – Analista de TI – Banco de Dados

7. A respeito dos sistemas de backup, julgue os itens seguintes

- [118] Um backup incremental copia arquivos criados ou alterados desde o último backup normal, e marca os arquivos como arquivos que passaram por backup. Caso esteja executando uma combinação dos backups normal e incremental, a restauração de arquivos e pastas exigirá o último backup normal e o último backup incremental.
- [119] O backup dos dados que utiliza uma combinação dos backups normal e diferencial é mais longo, principalmente se os dados forem alterados com frequência, entretanto, facilita a restauração de dados, porque o conjunto de backup geralmente é armazenado apenas em alguns discos ou fitas.
- [120] Entre os meios de armazenamento mais utilizados corporativamente pelas áreas de tecnologia da informação para um sistema de backup, estão as fitas magnéticas ( fita DAT ), os discos magnéticos ( disco rígido e disquete ) e ópticos ( CDRROM ), o disco de vídeo digital ( DVD ) e as memórias flash ( pen drive ).

# AL SC – FEPESE 2010 – Técnico em Hardware

8. Assinale a alternativa correta a respeito da realização de cópias de segurança (backups) em redes de computadores.
- a. As mídias de backup devem ser armazenadas na sala de equipamentos, para que estejam acessíveis rapidamente quando for necessário efetuar a restauração.
  - b. Backups devem ser realizados sempre de forma incremental, para que não haja perda do histórico de alterações no sistema de arquivos.
  - c. Para permitir a restauração completa de um disco rígido, a ferramenta de backup utilizada deve armazenar não somente os arquivos contidos no disco, mas também o setor de inicialização (boot) do disco, o seu layout de particionamento, além de permissões e listas de controle de acesso.
  - d. Um hot backup de um disco rígido é realizado no disco rígido de outra máquina, enquanto o chamado cold backup é efetuado em mídia removível, como fita ou DVD, por exemplo.
  - e. Backups incrementais subseqüentes devem ser armazenados em mídias diferentes, de modo a tornar mais rápida a sua restauração.

# MCT FINEP – CESPE 2009 – Informação e Tecnologia – Suporte Técnico

9. No que se refere a backup incremental, assinale a opção correta.

- a. O processo de restore no backup incremental é mais rápido que no backup diferencial e no backup total.
- b. O processo de armazenagem do backup total é mais rápido que o do backup incremental.
- c. O backup incremental armazena as cópias dos dados modificados desde o último backup full.
- d. O backup incremental utiliza uma grande quantidade de espaço em fita porque é mais eficiente que o backup diferencial.
- e. O backup incremental requer, durante o restore, que seja utilizada apenas a última fita do backup full e a última do backup incremental.

# TER GO – CESPE 2009 – Técnico Judiciário – Op de Computadores

10. O procedimento de backup permite realizar cópia de segurança dos dados de uma empresa, organização ou usuário, para que, em caso de falha, seja possível obter novamente os arquivos armazenados.

Assinale a opção que apresenta os três tipos básicos de backup.

- a. incremental, diferencial e superficial
- b. diferencial, superficial e parcial
- c. full ou completo, superficial e parcial
- d. full ou completo, incremental e diferencial

# Gabarito

1. E

2. B

3. E

4. B

5. A

6. C, E, E, E

7. E, C, E

8. C

9. C

10.D

# **Armazenamento de dados – Topologias e conceitos relacionados**

**Gustavo Pinto Vilar**

# DAS - Direct Attached Storage

- Unidades: blocos de disco
- A conectividade é a principal limitação do DAS
- Entre o host e o dispositivo não há elementos de rede (como hub, switches etc)
- Não atua como servidor, é um conjunto de HDs acessado apenas por uma ou várias máquinas (desde que o dispositivo possua várias portas)
- Os principais protocolos/barramentos usados pelo DAS são ATA, SATA, USB, Firewire, eSATA, SCSI, SAS, Fibre Channel



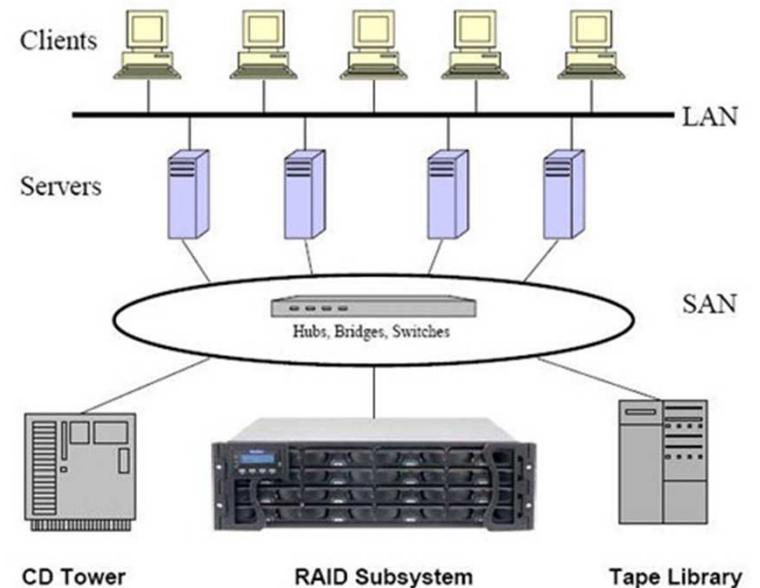
# NAS - Network-attached Storage

- Unidade: Arquivos
- Servidor dedicado
- De servidor conectado à rede, para prover serviços de armazenamento de dados para outros dispositivos da rede
- Dentro do equipamento de armazenamento o sistema operacional controla todo o sistema de arquivos
- Principais protocolos: SMB, NFS, CIFS
- A responsabilidade de formatar, particionar e distribuir informações nos discos do storage é do próprio storage, e não do sistema operacional cliente
- A distância entre os servidores e os dispositivos de armazenamento de dados é praticamente ilimitada, porém está restrita em latência



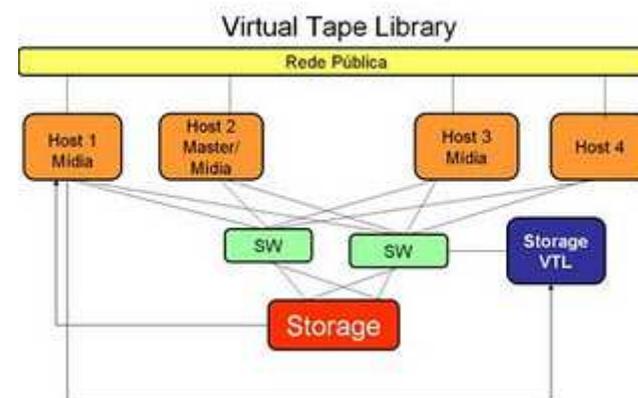
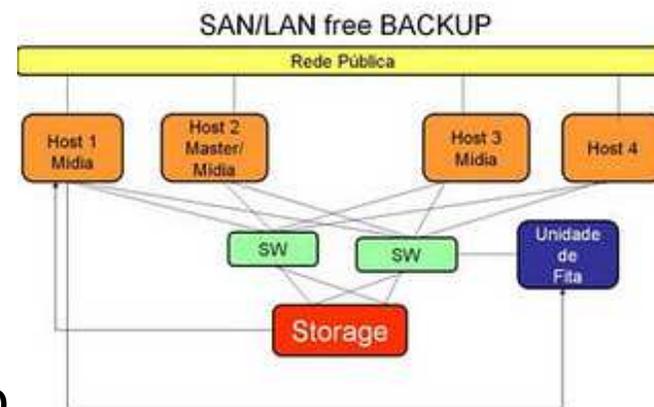
# SAN - Storage Area Network

- Unidades: blocos de disco
- Área de armazenamento visível como se fosse um HD para máquinas requisitantes
- Rede de alta velocidade segregada
- A tecnologia mais comum para SAN é a rede de fibra óptica com o conjunto de comandos iSCSI, apesar de admitir também FC
- Têm como objetivo a interligação entre vários computadores e dispositivos de storage (armazenamento) numa área limitada
- Sistema de arquivos é de responsabilidade da máquina requisitante
- A distância entre os servidores e os dispositivos de armazenamento de dados é praticamente ilimitada, porém está restrita em latência.



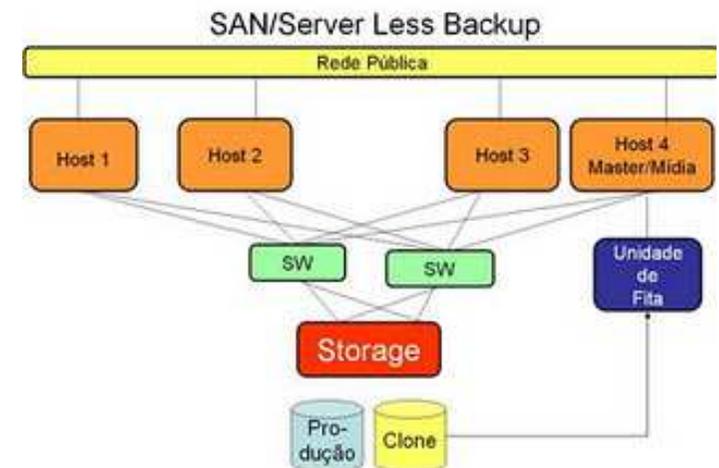
# SAN – LAN Free

- Rede apartada para backup
- Utilizada para backups de aplicações que manipulam grandes quantidades de dados em ambientes 24 x 7
- Exigem uma rede de storage centralizado e permitem um restore rápido
- Pode se também utilizar como opção uma VTL (Virtual Tape Library)
  - Storage que emula uma unidade de backup
  - emula a unidade de fita. São do tipo SATA com um sistema de arquivo otimizado para unidade de backup



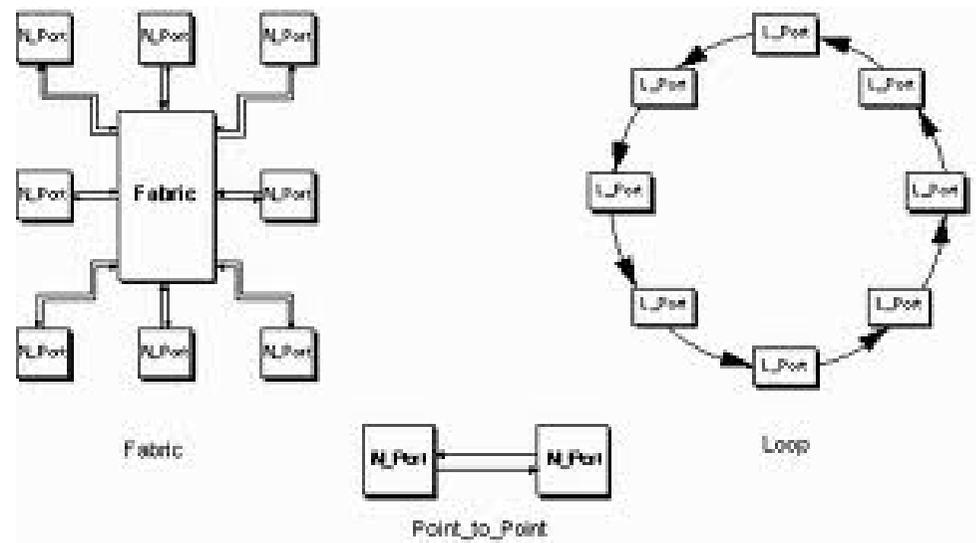
# SAN – Server Free

- Faz-se um clone da base de produção
- Impacto menor no desempenho
- Servidor de backup faz o backup a partir do clone, e não do sistema de arquivos de *produção*



# Fibre channel protocol - FCP

- Padrão desenvolvido especialmente para uso de unidades remotas de armazenamento e de alta velocidade
- Hardware
  - Switch Fibre Channel
  - Controladoras - Fibre Channel Host Bus Adapter
  - Fibra ou cabo
    - Ponto a ponto
    - Laço arbitrário
    - Switched fabric



# iSCSI

- Permite que o cliente (chamado de initiator) envie comandos SCSI para um array de armazenamento (chamado de target) via TCP/IP
- Usa o mesmo conjunto de comandos SCSI sobre TCP/IP
- Protocolo para encapsular comandos de acesso a disco, juntamente com os dados resultantes, em pacotes TCP/IP
- Permite que os dispositivos sejam acessados como se fossem unidades de armazenamento local através de cabos de rede
- dispensa o uso dos caros switches, controladores e cabos FibreChannel

# NFS – Network File System

- Sistema de arquivos distribuídos
- Compartilhar arquivos e diretórios entre computadores conectados em rede
- Tornar o acesso remoto transparente para o usuário
- Ex: disponibilização das áreas de trabalho dos usuários em toda a rede
- Serviço de rede que permite o compartilhamento transparente de sistemas de arquivos ou diretórios entre os nós de uma rede
- Permite que os administradores criem sistemas de arquivo centralizados que facilitam tarefas de gerência tais como manutenção e suporte.
- O NFS é um mecanismo que permite você montar um disco de uma máquina remota na sua, usando TCP/IP ou outro meio de transporte
- Cliente não precisa ter disco local
- É possível rodar NFS em redes de longa distância

# Desduplicação de dados

- Tecnologia com capacidade de reduzir consideravelmente, o espaço necessário para armazenar dados.
- Por meio de algoritmos específicos, a tecnologia “divide” o dado em pacotes e elimina repetições.
- Dessa forma, arquivos com partes semelhantes não precisam ser gravados por completo
- Justificativas: Rapidez, velocidade e economia



# Snapshot

- Visão estática e somente leitura de um outro banco de dados (origem) num determinado ponto no tempo
- Usados para criar cópias de um banco de dados e usar estas cópias como fonte de consultas e relatórios
- Durante um evento de erro, o snapshot também pode ser usado como uma cópia de segurança (backup) dos dados
- Um snapshot deve estar localizado no mesmo servidor que o banco de dados origem



# Exercícios



# CEPS– UFPA 2011 – Analista de TI - Suporte

1 Em relação às Storage Area Networks (SAN), é INCORRETO afirmar:

- a. As SANs são usadas somente para realizar backups de servidores.
- b. SANs podem utilizar diferentes tipos de dispositivos para armazenar os dados de uma rede.
- c. É uma rede de armazenamento dedicada que fornece acesso consolidado aos dados de um ou mais servidores.
- d. Uma SAN possui sua própria rede de dispositivos de armazenamento, que não são acessíveis através de uma rede regular.
- e. SANs utilizam uma rede conectada por fibra óptica com o intuito de reduzir o atraso na propagação da informação

# TRT 14 – FCC 2011 – Analista Judiciário - TI

## 2. Considere

- I. O tipo de informação que trafega neste tipo de rede é o bloco de dados.
- II. Os tipos de redes usadas nesta arquitetura são as redes que permitem trocas de arquivos entre seus nós, como é o caso das locais. Atualmente, as redes baseadas em Gigabit Ethernet e TCP/IP são as mais comuns.
- III. Roda um sistema operacional completo e funciona como um servidor de arquivos, ligado diretamente na rede.

As características apresentadas em I, II e III correspondem, respectivamente, a

- a. SAN, NAS, NAS.
- b. SAN, NAS, SAN
- c. NAS, SAN, NAS.
- d. NAS, SAN, SAN.
- e. NAS, NAS, SAN.

# TRT 14 – FCC 2011 – Analista Judiciário - TI

3. Considere:

- I. O servidor de aplicação não tem controle, nem conhecimento, de como é a estrutura do subsistema de discos.
- II. O dispositivo pode ser ligado a uma rede local, ou remota, compartilhada com a rede de computadores.
- III. Dentro do equipamento de armazenamento o sistema operacional controla todo o sistema de arquivos, desonerando o servidor de aplicação.

Em relação a sistemas de armazenamento de dados, os itens I, II e III, referem-se, respectivamente, a

- a. SAN, SAN e NAS.
- b. NAS, NAS e NAS.
- c. SAN, SAN e SAN.
- d. NAS, NAS e SAN.
- e. SAN, NAS, SAN.

# TRT 4 – FCC 2011 – Técnico Judiciário - Informática

4. Em relação aos sistemas de armazenamento de dados SAN (Storage Area Network) e NAS ( Network Attached Storage ), considere:

I. Funcionalidade exclusiva de prover serviços de armazenamento de dados para outros dispositivos da rede.

II. Disponibiliza armazenamento e sistema de arquivos.

III. Realiza armazenamento e deixa ao cliente a tarefa de lidar com o sistema de arquivos.

IV. Cada dispositivo é de propriedade de um único computador.

V. Permite que vários computadores acessem ao mesmo conjunto de arquivos em uma rede.

Os itens I, II, III, IV e V referem-se, respectivamente, a

- a. SAN, SAN, NAS, NAS e NAS.
- b. SAN, NAS, SAN, NAS e SAN.
- c. NAS, NAS, SAN, SAN e NAS.
- d. NAS, SAN, NAS, SAN e NAS.
- e. SAN, NAS, NAS, SAN e NAS.

## TRT 22 – FCC 2010 – Técnico Judiciário - Informática

5. Em relação ao sistema de armazenamento de dados SAN é INCORRETO afirmar:
- a. utiliza o protocolo FCP.
  - b. formatar, particionar e distribuir dados nos discos lógicos criados no storage é responsabilidade do sistema operacional do servidor.
  - c. a informação trafega na rede, entre servidores e storage, por meio de arquivos.
  - d. com o protocolo iSCSI, a latência de rede depende da implementação da rede padrão IP.
  - e. placa HBA (Host Bus Adapter) é um dos itens do hardware do servidor.

# TRT 8 – FCC 2010 – Analista Judiciário - Informática

6. Considere:

- I. Em uma SAN, periféricos de armazenamento on-line são configurados como nós em uma rede de alta velocidade.
- II. As aplicações de gerenciamento de armazenamento existentes podem ser portadas para a configuração SAN utilizando Canais de Fibras Ópticas.
- III. Os Canais de Fibras Ópticas na configuração SAN podem encapsular o protocolo SCSI legado.

Está correto o que se afirma em

- a. I, apenas.
- b. II, apenas.
- c. I e II, apenas.
- d. II e III, apenas.
- e. I, II e III.

# TCU – CESPE 2010 – AFCE - TI

7. Julgue os itens que se seguem, relativos às tecnologias de armazenamento DAS, NAS e SAN.

[168] As tecnologias SAN são redes com velocidade de transmissão de dados da ordem de gigabits por segundo ou superior formadas por dispositivos de armazenamento e servidores que acessam tais dispositivos.

[169] As tecnologias DAS são soluções de armazenamento voltadas para grandes instalações com centenas de usuários.

[170] As tecnologias NAS são usadas como servidores de arquivos com sistema operacional e recursos de hardware especializados.

## TRT 9 – FCC 2010 – Técnico Judiciário - TI

8. Em relação ao armazenamento de dados, uma das principais diferenças entre a arquitetura SAN e NAS reside
- a. na latência da rede.
  - b. na segurança dos dados na rede.
  - c. no hardware da rede.
  - d. no tipo de dado que trafega na rede.
  - e. na velocidade de transporte de dados no meio físico.

# TRT 9 – FCC 2010 – Analista Judiciário - TI

9. Em relação às redes de armazenamento de dados SAN e NAS, considere:
- I. A responsabilidade de formatar, particionar e distribuir informações nos discos do storage é do próprio storage, e não do sistema operacional.
  - II. A distância entre os servidores e os dispositivos de armazenamento de dados é praticamente ilimitada, porém está restrita em latência.
  - III. Tanto o crescimento quanto a diminuição das áreas de armazenamento podem ocorrer sem ações no sistema operacional do servidor.
  - IV. O desempenho está atrelado ao trabalho adicional no tratamento dos dados, pois os protocolos são voltados à movimentação de arquivos.

As afirmações I, II, III e IV, referem-se, respectivamente a

- a. ambas, SAN, NAS, SAN.
- b. SAN, ambas, ambas, NAS.
- c. NAS, ambas, NAS, NAS.
- d. NAS, SAN, NAS, SAN.
- e. NAS, SAN, ambas, ambas.

# Gabarito

1. A

2. A

3. B

4. C

5. C

6. E

7. C, E, C

8. D

9. C

# **Arquitetura e Organização de computadores**

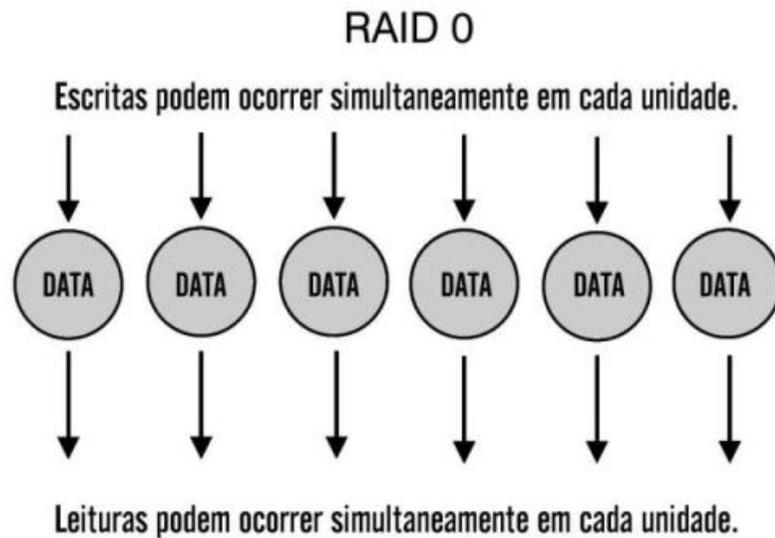
## **Redundância de dados - RAID**

**Gustavo Pinto Vilar**

# RAID – Redundant Array of Independent Disc

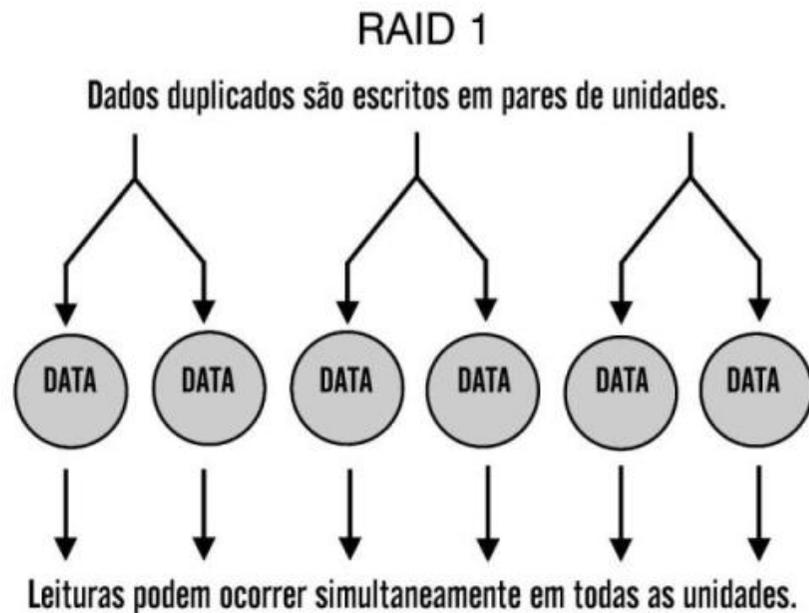
- Combinação de discos para melhoria de desempenho (stripping) e redundância (mirroring - ECC - Paridade)
- Não substitui backup
- Implementações em hardware
  - Transparente para o S.O.
  - Não utilizam recursos do processador
- Implementações em software
  - sistema operacional gerencia o RAID através da controladora de discos, sem a necessidade de um controlador de RAIDs, tornando-a mais barata.
  - Todo o processamento necessário para o gerenciamento do RAID é feito pela CPU

# 0



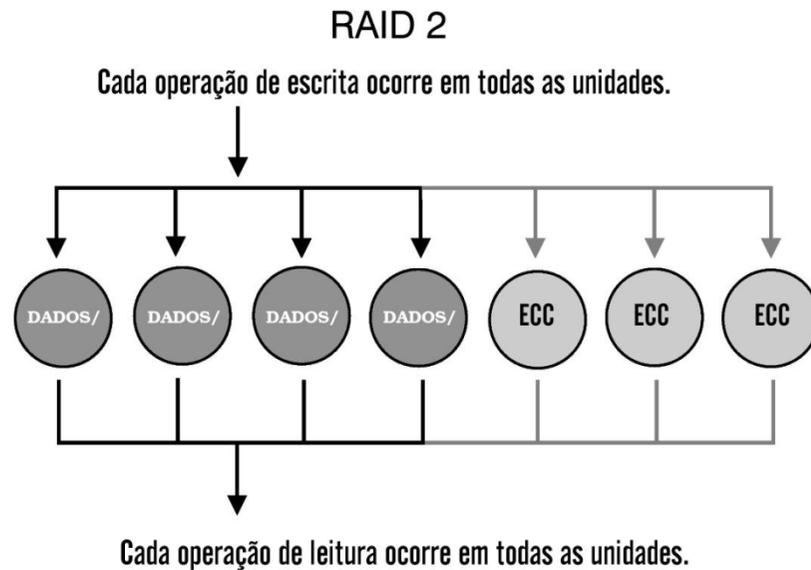
- 2 ou + discos
- Aproveitamento de 100% dos discos
- Divisão dos dados em blocos
- Oferece alto desempenho: Melhor dos RAID em leitura e escrita
- Não oferece redundância
- Linear ou Stripped

# 1



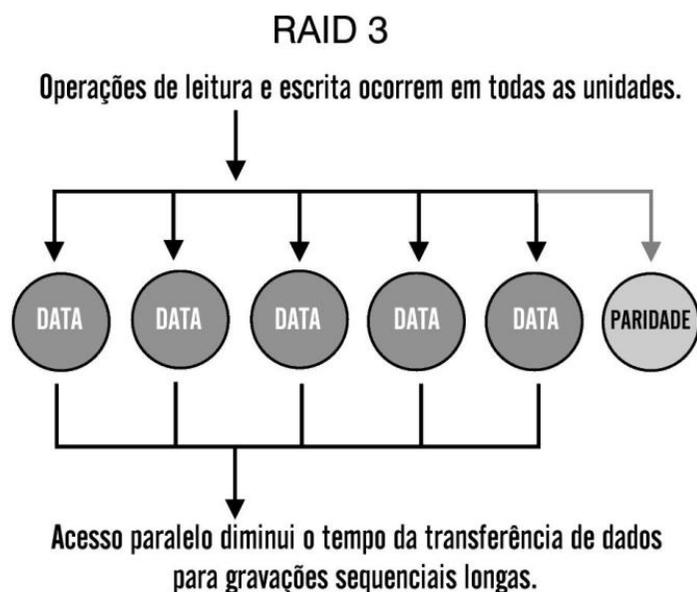
- 2 ou + discos, geralmente aos pares
- Aproveitamento de 50% dos discos
- Divisão dos dados em blocos
- Escrita é feita 2x
- Oferece redundância
- Maior overhead de todos os RAID

# 2



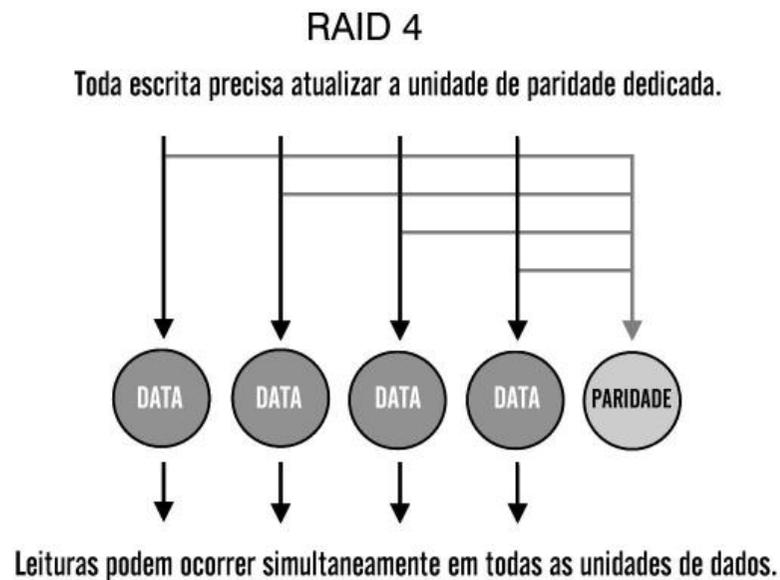
- 3 ou + discos
- Já obsoletos pelas novas tecnologias de disco, que já possuem ECC internamente
- Não é comercialmente viável
- Divisão dos dados em bits
- Exige sincronia de discos

# 3



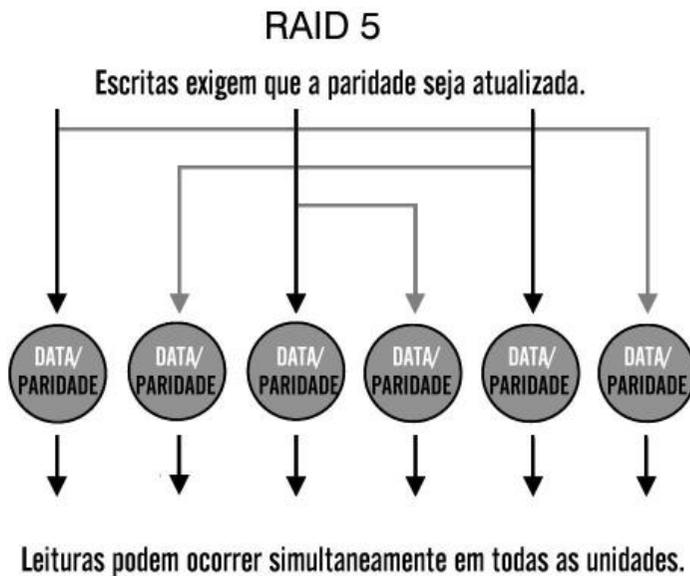
- 3 ou + discos
- A fim de evitar o atraso em razão da latência rotacional, o RAID 3 exige que todos os eixos das unidades de disco estejam sincronizados
- Leitura e escrita rápidas
- Disco de paridade é o gargalo

# 4



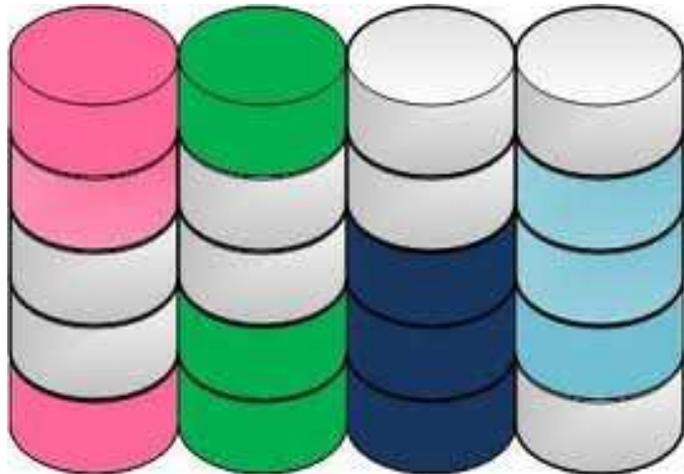
- 3 ou + discos
- Divisão dos dados em blocos
- Disco exclusivo de paridade
- Leitura rápida, escrita lenta
- Tecnologia não mais usada por haver melhores para o mesmo fim.

# 5



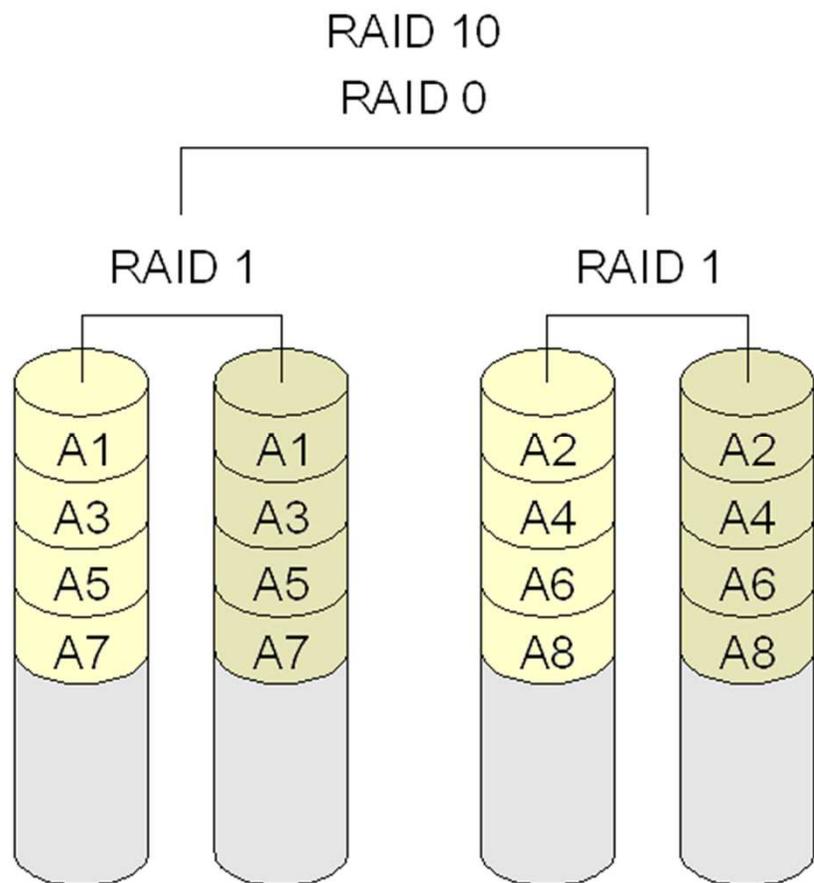
- 3 ou + discos
- Aproveitamento:  $(n-1)/n$  %
- Admite quebra de apenas 1 disco
- Mais usado no mercado
- Idêntico ao RAID 4, mas as informações de paridade são distribuídas
- Overhead na remontagem

# 6



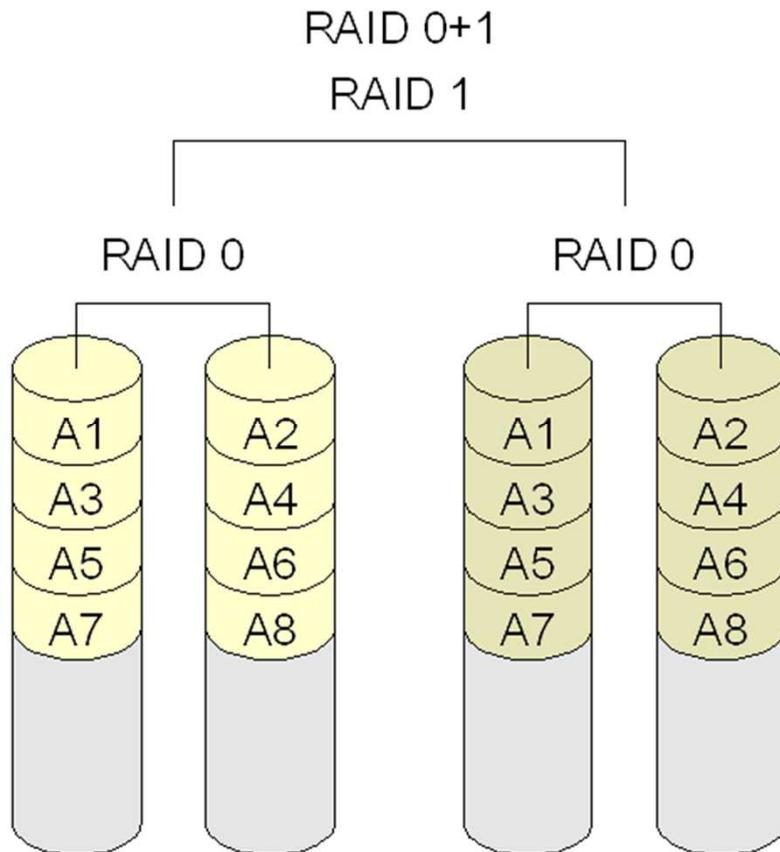
- 4 ou + discos
- Aproveitamento:  $(n-2)/n$  %
- Admite quebra de até 2 discos
- Pouco implementado
- Overhead na remontagem

# 10 / 1+0



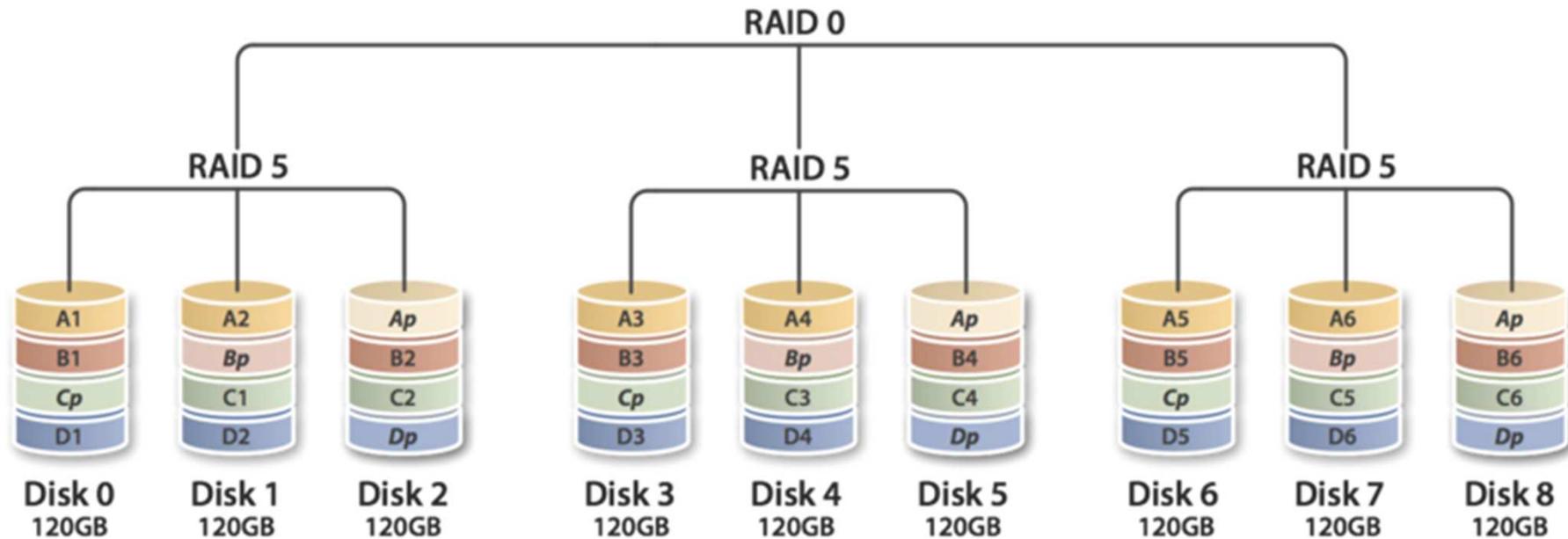
- 4 ou + discos
- Falha decrementa para RAID 1
- Até metade dos discos pode falhar simultaneamente, desde que não falhem os dois discos de um espelho qualquer
- É o nível recomendado para bases de dados, por ser o mais seguro e dos mais velozes

# 01 / 0+1



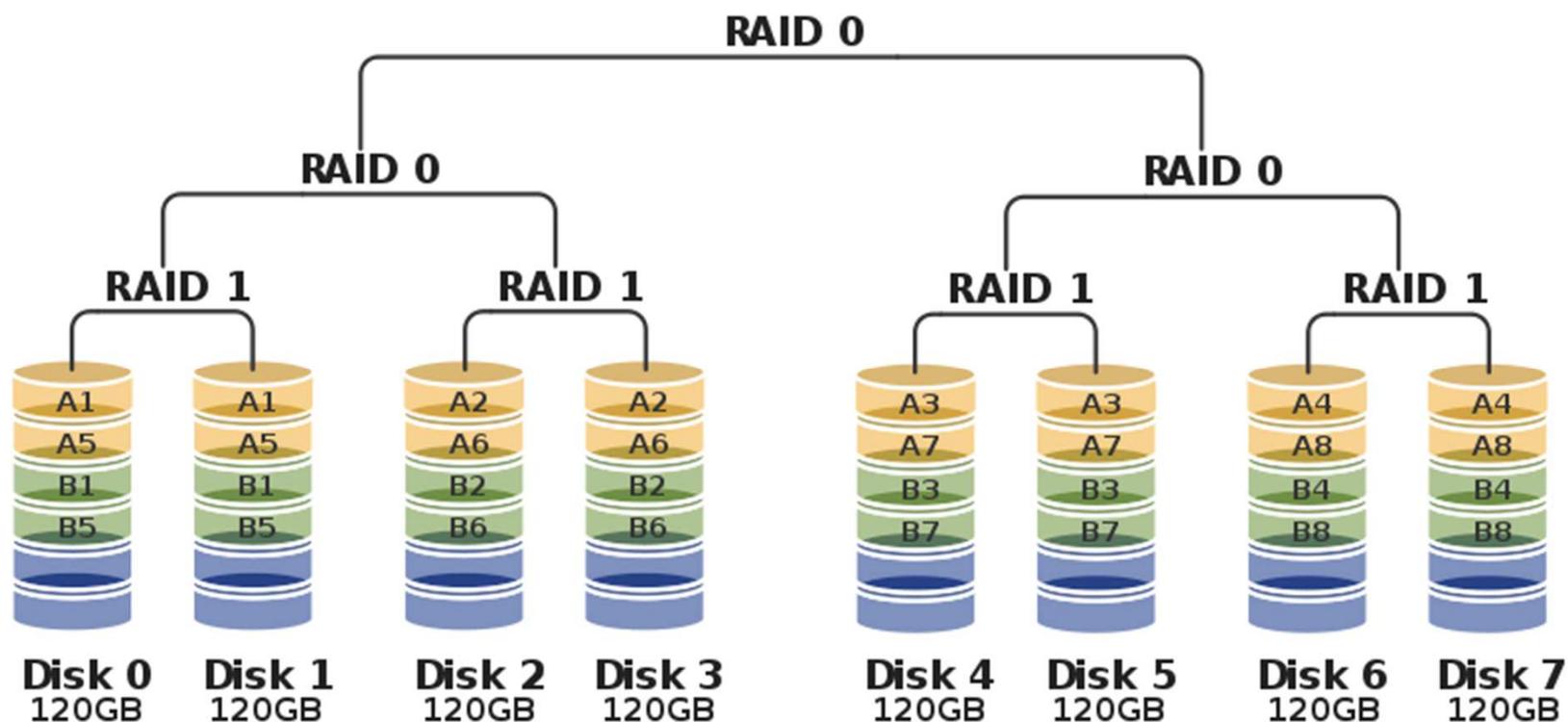
- 4 ou + discos
- Falha decrementa para RAID 0
- Pode falhar 1 dos HDs, ou os dois HDs do mesmo DiskGroup
- É o mais rápido e seguro, porém o mais caro de ser implantado de todos os RAID

# 50 / 5+0



- 6 ou + discos
- Admite falhas em até 2 discos, desde que em segmentos diferentes
- É um arranjo híbrido que usa as técnicas de RAID com paridade em conjunção com a segmentação de dados

# 100 10+0



- 8 ou + discos
- É composto do RAID 10+0
- Implementa-se o RAID 0 via software sobre o RAID 10 via Hardware

# Exercícios



# TRT 8 – FCC 2010 – Analista Judiciário - TI

1. Considere as afirmativas abaixo sobre RAID.

- I. No RAID 1, um mesmo dado é escrito em dois discos diferentes (espelhamento). Se um disco falhar, o dado estará disponível no outro disco.
- II. O RAID 5 pode ser implementado com, no mínimo, 2 discos.
- III. Os dados de paridade do RAID 1 ficam armazenados em um único disco.
- IV. No RAID 5, os dados de paridade são distribuídos em todos os discos do array, sendo que um disco nunca armazena a paridade de um dado que está armazenado nele.

Está correto o que se afirma APENAS em

- a. I e II.
- b. I e III.
- c. I e IV.
- d. II e III.
- e. II e IV.

# MPS– CESPE 2010 – Administrativa - TI

2. Qual nível de RAID garante pelo menos a perda de um disco e afeta menos a performance dos sistemas?

- a. 0
- b. 1
- c. 4
- d. 5
- e. 6

# **BNDES – CESGRANRIO 2010 – Profissional Básico – Análise de Sistemas - Suporte**

3. Determinado órgão público que deseja adquirir um sistema de armazenamento avalia três arranjos:

P: RAID 0 com quatro discos de 1 TB.

Q: RAID 1 com quatro discos de 1,5 TB.

R: RAID 5 com cinco discos de 2 TB.

Se ordenados do menor para o maior espaço em disco disponível para o sistema operacional, a sequência correta de arranjos é:

- a. P, Q e R.
- b. P, R e Q.
- c. Q, R e P.
- d. Q, P e R.
- e. R, P e Q.

# TER RS – FCC 2010 – Técnico Judiciário – Programação de Sistemas

4. O principal objetivo do RAID é a

- a. autenticidade.
- b. compactação.
- c. redundância.
- d. capacidade.
- e. qualidade.

# MPE-GO – FUNIVERSA 2010 – Técnico em informática

- 5 . A tecnologia redundant array of independent disks ( RAID ) é a mais utilizada em sistemas de armazenamento que exigem garantia de disponibilidade à informação. Entre os diversos modelos, destaca-se o RAID-5, em que os dados são gravados em discos independentes, de tal forma que a perda de um deles não causa indisponibilidade ao acesso à informação. Em uma configuração RAID-5, com uso de 5 discos de igual tamanho, o percentual de perda de capacidade de armazenamento em relação ao uso de todos os discos sem a tecnologia RAID é de
- a. 2%.
  - b. 5%.
  - c. 15%.
  - d. 20%.
  - e. 25%.

# MPE-RN – FCC 2010 – Analista de TI - Suporte Técnico

6. O RAID (Redundant Array of Inexpensive Disks) consiste em um controlador mais um conjunto de discos rígidos que, para o sistema operacional, parecem um único disco que pode ser organizado em um dos seis níveis de operação.

O nível no qual o RAID duplica os dados da primeira metade para a segunda metade do conjunto de discos é o nível

- a. 0
- b. 1
- c. 2
- d. 3
- e. 5

# AOCP – CASAN – Auditor – Ciência da Computação

7. A tecnologia RAID funciona de várias maneiras conhecidas como "níveis de RAID".

Qual o nível que é conhecida como "Mirroring" ou "Espelhamento" ?

- a. RAID nível 1.
- b. RAID nível 2.
- c. RAID nível 3.
- d. RAID nível 4.
- e. RAID nível 5.

# METRO SP– FCC 2008 – Analista Trainee – Análise de Sistemas

8. A tecnologia para médias e grandes implementações de armazenamento, que possibilita redundância e performance simultaneamente e que exige um mínimo de quatro discos, é denominada

- a. RAID-1
- b. RAID-2
- c. RAID-4
- d. RAID-5
- e. RAID-10

# REFAP– CESGRANRIO 2007 – Programador de Computador

9. Suponha um arranjo RAID 5 com  $n$  discos ( $n \geq 3$ ) de 100 GB cada. Qual o espaço gasto, em GB, com informações de paridade e, portanto, não disponível para o sistema operacional?
- a. 100
  - b. 0
  - c.  $(n-1)*100$
  - d.  $(n/2)*100$
  - e. Impossível determinar.

# TCE-GO – CESGRANRIO 2007 – Agente Administrativo

10. Um servidor possui quatro discos rígidos D1, D2, D3 e D4. A capacidade de cada disco é a seguinte: D1 - 100 GB D2 - 100 GB D3 - 150 GB D4 - 150 GB D1 e D2 formam um arranjo RAID 0, enquanto que D3 e D4, um arranjo RAID 1. Qual o espaço, em GB, disponível para o sistema operacional?

- a. 250
- b. 300
- c. 350
- d. 400
- e. 500

# Gabarito

1. C

2. B

3. D

4. C

5. D

6. B

7. A

8. E

9. A

10.C

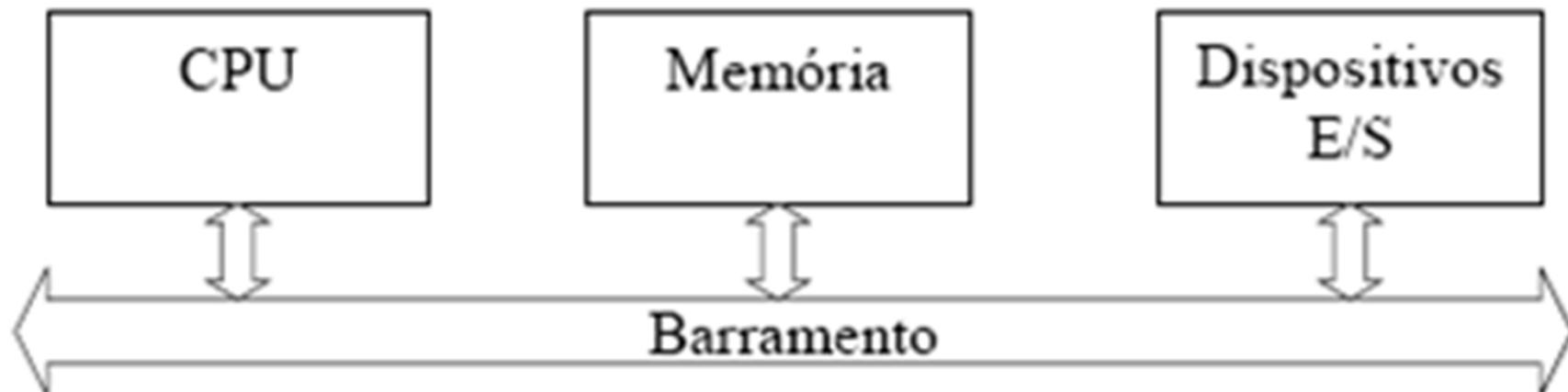
# **Arquitetura e Organização de computadores**

## **– Barramentos Diversos**

**Gustavo Pinto Vilar**

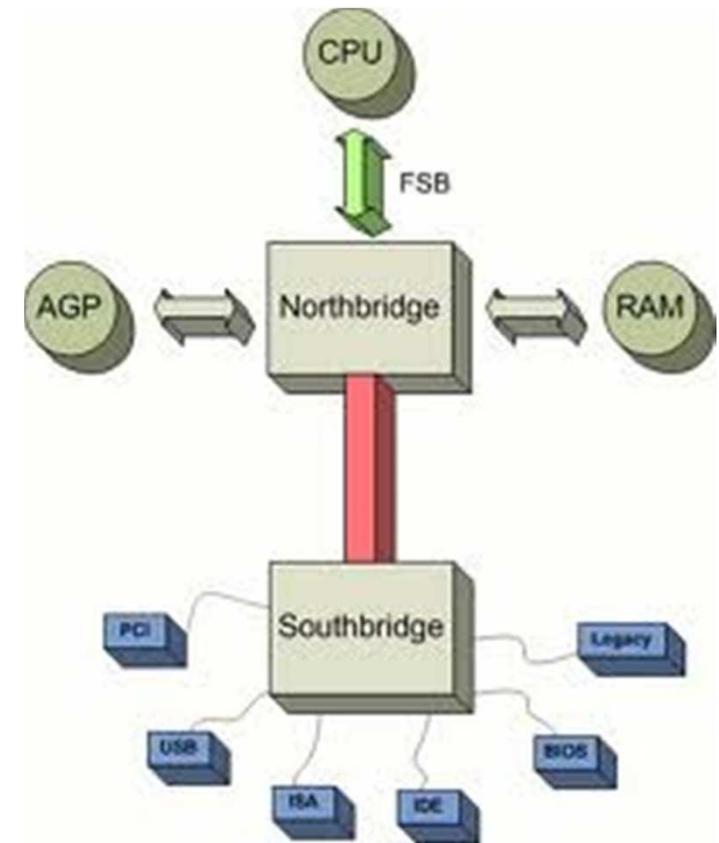
# Conceitos

- Conjunto de conexões elétricas/lógicas
- Permitem a transmissão de dados, endereços e sinais de controle entre os diversos módulos funcionais do computador
- Uma coleção de “fios” paralelos, usados para transmitir dados, endereços e sinais de controle entre os componentes do sistema



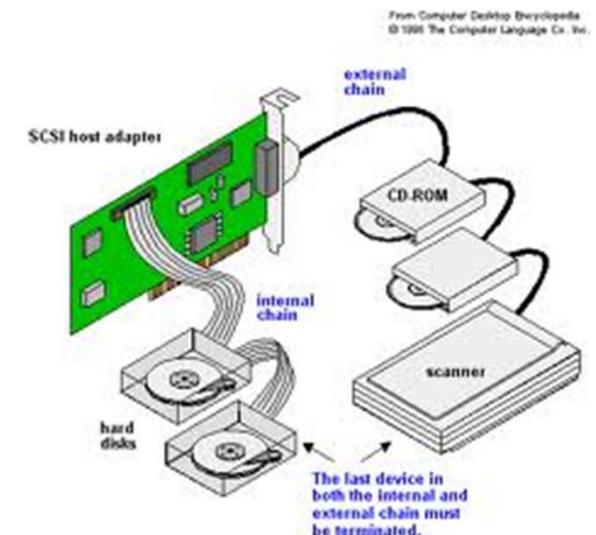
# Hierarquia

- Quanto maior o numero de dispositivos conectados, maior o comprimento do barramento e maior o atraso na propagação dos sinais
- O atraso pode comprometer o desempenho
- Esse atraso define o tempo para que um dispositivo obtenha o controle do barramento
- O barramento pode se tornar um gargalo quando a demanda de dados se aproxima da sua capacidade de transmissão
- Aumentar a largura do barramento soluciona o problema mais amplia o espaço ocupado pelos dispositivos
- Outra alternativa é ampliar a velocidade de transferência, contudo nem todos dispositivos podem trabalhar em altas velocidades
- A solução é criar uma hierarquia de barramentos
- Num sistema hierárquico de barramentos existem vários níveis de barramento divididos pela prioridade e velocidade
- Estes níveis se comunicam através de interfaces



# SCSI - Small Computer System Interface

- Suporta até 7 ou até 15 periféricos identificados por um código binário (ID SCSI). Só é permitida a transmissão entre dois dispositivos de cada vez
- Padrões (Paralelos)
  - SCSI-1 5 MB/s;
  - Fast SCSI 10 MB/s;
  - Ultra SCSI 20 MB/s;
  - Ultra2 Wide SCSI 80 MB/s;
  - Ultra-320 SCS 320 MB/s.
- Evoluções seriais
  - SSA (Serial Storage Architecture) 40 MB/s
  - SAS (Serial Attached SCSI) 1200 MB/s
    - Custo inferior que o SCSI mas superior ao SATA
    - Hotswap



# USB – Universal Serial Bus

- 1.1
  - Lowspeed: Até 1.5 Mbps / 190 KB
  - HighSpeed: Até 12 Mbps / 1.5 MBs
- 2.0
  - 480 Mbps / 60 MBs
  - compatível com dispositivos que funcionam com o USB 1.1.
- 3.0
  - Até 4,8 Gbps / 600 MBps
  - Transmissão bidirecional de dados
    - Até a versão 2.0 era half-duplex
  - Alimentação elétrica mais potente
  - suporte a dispositivos USB 1.1 e USB 2.
- Possível conectar até 127 dispositivos ao mesmo tempo em uma única porta USB
  - Uso de Hubs
  - Comprometimento da velocidade



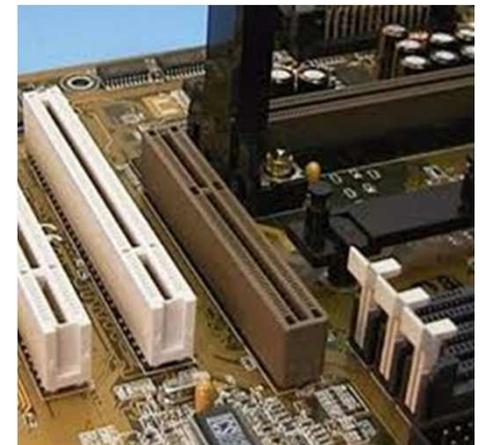
# Firewire

- i.Link, IEEE 1394 ou High Performance Serial Bus/HPSB
- Mais rápido que USB
- Propósito de transferência de áudio e vídeo
- Até 63 dispositivos simultâneos
  - não é obrigatório ter um dispositivo "concentrador"
  - quanto mais longe estiver o dispositivo do nó raiz, mais baixo é seu ID
- Firewire400
  - Velocidade de transmissão de dados de 400 Mbps
  - Superado pelo USB 2.0 - 480 Mbps
- Firewire800
  - Velocidade de transmissão de dados de 800 Mbps
  - Superado pelo USB 3.0 - 4.8 Gbps



# AGP – Accelerated Graphic Port

- Ponto-a-Ponto e paralelo - 32 bits
  - Velocidade 1X = 266 MB/S
  - Velocidade 2X = 533 MB/S
  - Velocidade 4X = 1066 MB/S
  - Velocidade 8X = 2133 MB/S
- Apenas 1 em cada placa mãe
  - Slot serve exclusivamente às placas de vídeo
- Lidar com o volume crescente de dados gerados pelos processadores gráficos
- Acabou perdendo espaço e foi substituído pelo barramento PCI Express



# PATA – Paralell Advanced Technology Attachment

- Paralelo
  - 2 dispositivos por conexão
  - Master & Slave
- Mais lento que o SATA pois o ruído é elevado
- Sinônimos ATA / IDE
- Transmissão paralela de dados (geralmente com 16 bits por vez) causa um problema conhecido como "ruído"
- última especificação dessa tecnologia é o ATA 133
  - 133 MB/s do disco para a placa mãe
- Permite até dois dispositivos por canal



# SATA – Serial Advanced Technology Attachment

- Tecnologia para discos rígidos, unidades ópticas e outros dispositivos de armazenamento de dados
- 300 MB/s do disco para a placa mãe
- 4 conectores na placa mãe
  - 1 dispositivo por conexão
- Cabo possui apenas 4 vias
- Ocupa pouco espaço, melhorando a circulação de ar
- não precisam de jumpers para identificar o disco master (primário) ou slave (secundário).
  - cada dispositivo usa um único canal de transmissão



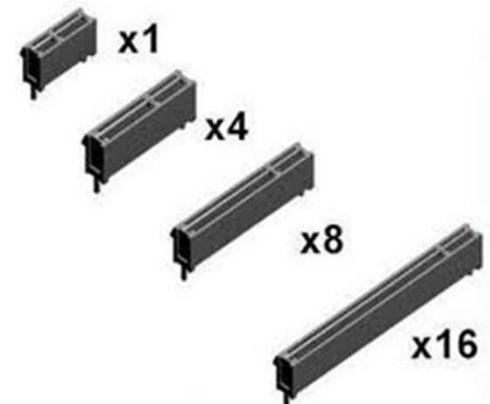
# PCI - Peripheral Component Interconnect

- Até 132 MB/s
- Hot plug PCI
  - Desnecessário jumpeamento
- Bidirecional
- Barramento paralelo compartilhado
  - 32 ou 64 bits



# PCI EXPRESS

- Substituiu PCI e AGP
- Serial e full duplex: 1 bit por vez
- Velocidades variam de 1X a 32X (multiplica-se por 250 MB)
- É um barramento ponto a ponto, onde cada periférico possui um canal exclusivo e bidirecional de comunicação com o chipset
- Uma placa PCIe caberá em um slot de seu tamanho ou de tamanhos maiores, mas não caberá em um slot PCIe menor
- Há compatibilidade física entre as versões, entretanto, do ponto de vista lógico, a velocidade é regulada pelo padrão inferior



# **Arquitetura e Organização de computadores**

## **Sistemas de numeração e codificação**

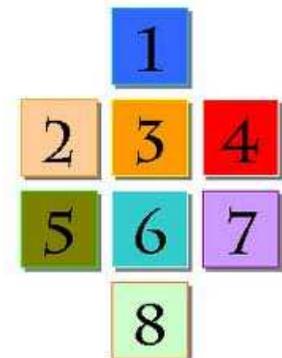
Gustavo Pinto Vilar

# Representações de dados – Caracteres

- Caractere
  - Dígito binário (0,1) - menor unidade em circulação
  - Termo Binário - 8 bits
  - Não existe fração de bits, mas sim de bytes
  - Tabela padrão tinha 7 bits, depois ficou com 8; 1 byte = 1 caractere
- ASC II, EBCDIC
  - 1 byte
- UNICODE
  - 2 bytes/16 bits para cada caractere
  - Java dá suporte
- Palavra
  - Conjunto de bits que representa uma informação útil para os computadores relacionada a troca de informações entre processador e memória principal

# Sistemas de numeração

- Não-posicionais
  - Valor atribuído a um símbolo não se altera, independente da posição em que ele se encontra no conjunto de símbolos que está representando uma quantidade
    - Algarismos romanos
- Posicionais
  - Valor atribuído a um símbolo depende da posição em que ele se encontra no conjunto de símbolos que está representando uma quantidade
    - Algarismos arábicos
    - Binários, Octal, Hexadecimal



# Sistemas de numeração

Binários - Cada posição tem um valor que equivale a DUAS vezes o valor da posição que esta imediatamente a sua direita. Computadores fazem uso do binário (0,1)

Octal - Cada posição tem um valor que equivale a OITO vezes o valor da posição que esta imediatamente a sua direita

Decimal - Cada posição tem um valor que equivale a DEZ vezes o valor da posição que esta imediatamente a sua direita

Hexadecimal - Cada posição tem um valor que equivale a DEZESSEIS vezes o valor da posição que esta imediatamente a sua direita. Usado em endereçamentos de memória



# Representações numéricas negativas

## – Sinal e magnitude

- Existência de bit de sinal junto à magnitude
  - Bit de sinal 0 = +
  - Bit de sinal 1 = -
- O número negativo é igual ao positivo, exceto pelo bit de sinal que se inverte
- Problema: Zero possui 2 representações

00000000

10000000

- OBS: Na aritmética em sinal e magnitude, se ambos os números têm o mesmo sinal, somam-se as suas magnitudes e mantém O MESMO sinal

# Representações numéricas negativas

## - Aritmética complementar

- Definido como sendo o que falta a um número para atingir seu módulo
- **Complemento-de-1**
  - Operação binária usada para distinguir números positivos de números negativos em binário
  - Basta trocar os zeros por uns e vice-versa
  - Problema: Zero possui 2 representações
    - 00000000
    - 11111111
- **Complemento-de-2**
  - É o complemento de 1 somado de 1
  - Repete-se todos os bits até o primeiro 1 inclusive. Depois inverte-se tudo, EXCETO O BIT DE SINAL
  - O dígito mais significativo (MSB) é o que informa o sinal do número
  - Computação usa essa representação por causa da não ambigüidade da representação do 0
  - Assimetria do universo de valores, pois não existe o "-0"

# Representações Numéricas

## Ponto Flutuante

- Representação de dados imensamente pequenos ou grandes
- Valores representáveis entre 0 e infinito
- O número é dividido numa mantissa (M) e um expoente (E - ordem de grandeza)
- Composição
  - $N = + \text{ ou } - M \times B^e$ . + ou – expoente
    - Sinal - 1 bit
    - 1 – neg, 0 – pos
    - Mantissa - 23 bit, contida no intervalo [0.1, 1)
    - Expoente - 8 bits (notação em excesso de 63 ou 127, pois o 1o bit é o sinal do próprio expoente)
    - Sequência: Sinal, Expoente e Mantissa

# Conversão entre bases

- De qualquer base para decimal
  - Soma dos símbolos  $\times$  base<sup>posição</sup>
- De decimal para qualquer outra base
  - Parte inteira: divide-se o número a ser convertido pela base desejada até que o quociente seja zero. Os restos das divisões formam a parte inteira do número convertido; o primeiro resto representa o último dígito
  - Parte fracionária: multiplica-se a parte fracionária do número a ser convertido pela base desejada. A parte inteira dos produtos obtidos representam a parte fracionária do número procurado

# Praticando

$$\begin{aligned}(115,2)_8 &= 1 \times 8^2 + 1 \times 8^1 + 5 \times 8^0 + 2 \times 8^{-1} \\ &= 64 + 8 + 5 + 0,25 \\ &= 77,25\end{aligned}$$

$$\begin{aligned}(155,742)_{10}: 155 / 16 &= 9 \text{ resto } 11 \text{ (B)} \\ \text{último quociente: } 9 &\implies \text{ parte inteira: } 9\text{B} \\ 0,742 \times 16 &= 11,872 \text{ inteiro } 11 \text{ (B)} \\ 0,872 \times 16 &= 13,952 \text{ inteiro } 13 \text{ (D)} \\ 0,952 \times 16 &= 15,232 \text{ inteiro } 15 \text{ (F)} \implies \text{ parte fracionária: BDF} \\ (155,742)_{10} &= (9\text{B},\text{BDF})_{16}\end{aligned}$$

# Conversão entre bases

- De binário para Octal
  - cada três símbolos binários em um octal, partindo-se da vírgula
  - Caso faltem símbolos para completar três, completa-se com zeros.
- De octal para binário
  - Procedimento inverso
- De binário para Hexadecimal
  - cada quatro símbolos binários em um hexa, partindo-se da vírgula
  - Caso faltem símbolos para completar quatro, completa-se com zeros.
- De hexadecimal para binário
  - Procedimento inverso

# Praticando

$$(010\ 101,110\ 1)_2 = (25,64)_8$$

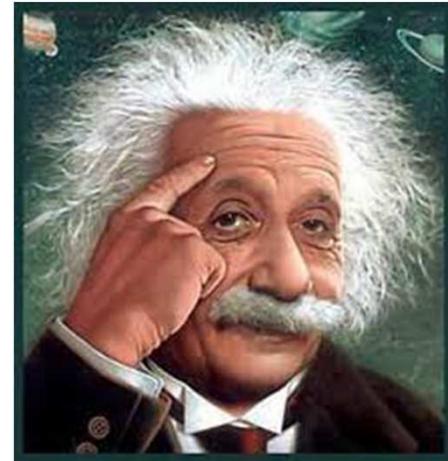
$$(356,71)_8 = (11\ 101\ 110,111\ 001)_2$$

$$(1101\ 1010\ 0100,1010\ 11)_2 = (DA4,AC)_{16}$$

$$(CAFE,01)_{16} = (1100\ 1010\ 1111\ 1110,0000\ 0001)_2$$

# Atenção

- O último bit é quem torna o número par ou ímpar
- Quanto maior for a base de representação, precisaremos de menos símbolos para representar o mesmo número.
- Fazer os cálculos somente até estabelecermos a distinção



# Aritmética computacional

- Adição e subtração binária
  - Igual ao sistema decimal, exceto na qtde de algarismos disponíveis
  - Como se sabe, no sistema decimal, quando se quer somar 9 com 1, o resultado é sempre 0 e vai 1, ou seja, é igual a 10
  - No sistema binário, ocorre o mesmo quando se soma 1 com 1. O resultado é 0 e vai 1, ou seja 10

# Álgebra booleana

## Operadores Lógicos

AND

Multiplicação

Só sai 1 se ambos forem 1

OR

Soma

Só sai 0 se ambos forem 0

NOT

Inversão

XOR

Bits iguais = 0

XNOR

Bits iguais = 1



# Exercícios



# CEPS– UFPA 2011 – Técnico em TI

1 A conversão do número na base 10  $(244)_{10}$  para base 2 é

- a.  $(10100100)_2$
- b.  $(11100100)_2$
- c.  $(11000101)_2$
- d.  $(10110111)_2$
- e.  $(11110100)_2$

# FINEP – CESGRANRIO 2011 – Analista – Suporte

2. A representação hexadecimal do endereço  
200.150.96.60 é

- a. C8.3C.96.60
- b. C8.96.60.3C
- c. C8.F0.96.60
- d. 3C.C8.96.60
- e. 20.F0.96.60

# TRT 1 – FCC 2011 – Analista Judiciário - TI

	Decimal	Binário	Octagonal	Hexadecimal
Parcela	17	10001	?	?
Parcela	26	?	32	?
<b>Soma</b>	<b>43</b>	?	?	<b>2B</b>

3. Os valores que preenchem correta e respectivamente as colunas Binário, Octogonal e Hexadecimal são

- a. 11001 e 101101; 23 e 43; 11 e 1B.
- b. 11000 e 101100; 20 e 53; 10 e 1A.
- c. 10111 e 101010; 22 e 54; 10 e 1C.
- d. 11010 e 101011; 21 e 53; 11 e 1A.
- e. 10111 e 101001; 21 e 45; 12 e 1A.

# MPS – CESPE 2010 – Administrativa - TI

4 A respeito de sistemas de entrada, saída e armazenamento, sistemas de numeração e de codificação e aritmética computacional, julgue os itens subseqüentes.

[62] No sistema binário, a subtração dos números 1101110 e 10111 é igual a 1010111.

[63] No sistema binário, multiplicando-se os números 1011 e 1010 obtém-se o número 1101110.

[64] Assim como a memória RAM, a memória cache é também uma memória volátil.

[65] O número 1985 na base decimal é igual a 7121 em hexadecimal.

[66] O número 75 na base octal corresponde ao número 96 na base decimal.

# BNDES – CESGRANRIO 2010 – Profissional Básico – Anal Sist e Suporte

5 Convertendo o número hexadecimal AB1 para decimal, temos o valor

- a. 2048
- b. 2737
- c. 2738
- d. 5261
- e. 5474

# BNDES – CESGRANRIO 2010 – Profissional Básico – Anal Sist e Suporte

6. Um administrador de sistemas, ao analisar o conteúdo de um arquivo binário, percebeu que o primeiro byte desse arquivo é, em hexadecimal, igual a 9F, que corresponde, em decimal, ao valor
- a. 16
  - b. 99
  - c. 105
  - d. 159
  - e. 234

# TRE RS – FCC 2010 – Técnico Judiciário – Prog de Sistemas

7. Considerando o início em zero, o sistema de numeração hexadecimal tem a mesma representação do sistema decimal até o número

- a. 1.
- b. 9.
- c. 10.
- d. 15.
- e. 16.

# BAHIA GÁS – FCC 2010 – Analista de processos – Análise de Sistemas

8. Em hexadecimal, somando-se a base ED3 ao deslocamento 12, o resultado é

- a. EC5.
- b. EE5.
- c. F15.
- d. FD5.
- e. 10AD5.

# METRÔ – FCC 2010 – Analista Trainee – Ciência da Computação

9. Na conversão de uma base decimal para uma outra base qualquer, o processo direto é composto por duas partes:
- subtração sucessiva da parte inteira e multiplicação sucessiva da parte fracionária.
  - divisão sucessiva da parte inteira e subtração sucessiva da parte fracionária.
  - divisão sucessiva da parte inteira e soma sucessiva da parte fracionária.
  - soma sucessiva da parte inteira e multiplicação sucessiva da parte fracionária.
  - divisão sucessiva da parte inteira e multiplicação sucessiva da parte fracionária.

## TRT 5 – SUSTENTE 2009 – Ciência da Computação

10. A alternativa que representa o valor decimal -2 em binário, usando complemento a dois é:

- a. 10000001
- b. 10000010
- c. 11111101
- d. 11111110
- e. 11111011

# Gabarito

1. E

2. B

3. D

4. C, C, C, E, E

5. B

6. D

7. B

8. B

9. E

10.D